



产品特性

- 内核
 - 32位ARM®Cortex®-M0+内核
 - 最高48 MHz工作频率
- 存储器
 - 64 Kbytes flash 存储器
 - 8 Kbytes SRAM
- 时钟系统
 - 内部 4/8/16/22.12/24 MHz RC 振荡器(HSI)
 - 内部 32.768 KHz RC 振荡器(LSI)
 - 4~32 MHz晶体振荡器(HSE)
- 电源管理和复位
 - 工作电压：1.7 V~5.5 V
 - 低功耗模式：Sleep和Stop
 - 上电/掉电复位(POR/PDR)
 - 掉电检测复位(BOR)
 - 可编程的电压检测(PVD)
- 通用输入输出(I/O)
 - 最高30个I/O,均可作为外部中断
 - 驱动电流8 mA
- 3通道DMA控制器
- 1 X 12-bitADC
 - 支持最多9个外部输入通道
 - 输入电压转换范围：0-VCC
- 定时器
 - 1个由高级控制定时器(TIM1)
 - 4个通用的16位定时器 (TIM3/TIM14/TIM16/TIM17)
 - 1个低功耗定时器(LPTIM),支持从stop模式唤醒
 - 1个独立看门狗定时器(IWDT)
 - 1个窗口看门狗定时器(WWDT)
 - 1 个 SysTick timer
 - 1 个 IRTIM
- RTC
- 通讯接口
 - 1个串行外设接口(SPI)
 - 2个通用同步/异步收发器(USART),支持自动波率检测
 - 1个I2C接口，支持标准模式(100 kHz)、快速模式(400 kHz),支持7位寻址模式
- 硬件CRC-32模块
- 2个比较器
- 唯一UID
- 串行单线调试(SWD)
- 工作温度：-40~85°C
- 封装
 - SOP8/SOP14/SOP16/TSSOP20/SSOP24/QFN20/QFN32



目录

1. 简介.....	2
2. 功能概述.....	4
2.1. Arm®Cortex®-M0+ 内核.....	4
2.2. 存储器.....	4
2.3. Boot 模式.....	4
2.4. 时钟系统.....	5
2.5. 电源管理.....	6
2.5.1. 电源框图.....	6
2.5.2. 电源监控.....	7
2.5.3. 电压调节器.....	8
2.5.4. 低功耗模式.....	8
2.6. 复位.....	8
2.6.1. 电源复位.....	8
2.6.2. 系统复位.....	8
2.7. 通用输入输出 GPIO.....	9
2.8. DMA.....	9
2.9. 中断.....	9
2.9.1. 中断控制器 NVIC.....	9
2.9.2. 扩展中断 EXTI.....	10
2.10. 模数转换器 ADC.....	10
2.11. 比较器(COMP).....	10
2.11.1. COMP 主要特性.....	10
2.12. 定时器.....	11
2.12.1. 高级定时器.....	11
2.12.2. 通用定时器.....	11



2.12.3. 低功耗定时器	12
2.12.4. IWDG	12
2.12.5. WWDG	12
2.12.6. SysTick timer	13
2.13. 实时时钟 RTC	13
2.14. I2C 接口	13
2.15. 通用同步异步收发器 USART	14
2.16. 串行外设接口 SPI	15
2.17. SWD	16
3. 引脚配置	17
3.1. 端口 A 复用功能映射	23
3.2. 端口 B 复用功能映射	25
3.3. 端口 F 复用功能映射	25
4. 存储器映射	26
5. 电气特性	30
5.1. 测试条件	30
5.1.1. 最小值和最大值	30
5.1.2. 典型值	30
5.2. 绝对最大额定值	30
5.3. 工作条件	31
5.3.1. 通用工作条件	31
5.3.2. 上下电工作条件	31
5.3.3. 内嵌复位和 LVD 模块特性	31
5.3.4. 工作电流特性	32
5.3.5. 低功耗模式唤醒时间	34
5.3.6. 外部时钟源特性	34



5.3.7. 内部高频时钟源 HSI 特性.....	36
5.3.8. 内部低频时钟源 LSI 特性.....	37
5.3.9. 存储器特性.....	37
5.3.10. EFT 特性.....	38
5.3.11. ESD&LU 特性.....	38
5.3.12. 端口特性.....	38
5.3.13. NRST 引脚特性.....	39
5.3.14. ADC 特性.....	39
5.3.15. 比较器特性.....	40
5.3.16. 温度传感器特性.....	41
5.3.17. 内置参考电压特性.....	41
5.3.18. 定时器特性.....	42
5.3.19. 通讯口特性.....	43
6. 封装信息	47
6.1. SOP8 封装尺寸.....	47
6.2. SOP14 封装尺寸.....	47
6.3. SOP16 封装尺寸.....	48
6.4. TSSOP20 封装尺寸.....	48
6.5. QFN20 封装尺寸.....	49
6.6. QFN32 封装尺寸.....	49
7. 定货信息	50



1. 简介

XL32F003系列微控制器采用高性能的32位ARM Cortex-M0+内核，宽电压工作范围的MCU。嵌入高达64 Kbytes flash和8 Kbytes SRAM存储器，最高工作频率48 MHz。包含多种不同封装类型多款产品。芯片集成多路I2C、SPI、USART等通讯外设，1路12 bit ADC，5个16bit定时器，以及2路比较器。

XL32F003系列微控制器的工作温度范围为-40 °C~85 °C，工作电压范围1.7 V~5.5 V。芯片提供 sleep和stop低功耗工作模式，可以满足不同的低功耗应用。

XL32F003系列微控制器适用于多种应用场景，例如控制器、手持设备、PC外设、游戏和GPS平台、工业应用等。

表1-1 XL32F003系列脚位产品规划及特征

外设	XL32F003S8	XL32F003S14	XL32F003S16	XL32F003TS20	XL32F003Q20	XL32F003Q32
Flash Memory (Kbyte)	32	64	64	64	64	64
SRAM (Kbyte)	4	8	8	8	8	8
定时器	高级定时器	1 (16-bit)	1 (16-bit)	1 (16-bit)	1 (16-bit)	1 (16-bit)
	通用定时器	4 (16-bit)	4 (16-bit)	4 (16-bit)	4 (16-bit)	4 (16-bit)
	低功耗定时器	1	1	1	1	1
	SysTick	1	1	1	1	1
	Watch-dog	2	2	2	2	2
通讯口	SPI	1	1	1	1	1
	I2C	1	1	1	1	1
	USART	1	1	1	2	2
DMA	3 ch	3 ch	3 ch	3 ch	3 ch	3 ch
RTC	Yes	Yes	Yes	Yes	Yes	Yes
通用端口	6	12	14	18	18	30
ADC通道数 (外)	4+2	8+2	8+2	9+2	8+2	9+2
比较器	1	2	2	2	2	2
最高主频	24MHZ	48 MHz				
工作电压	1.7-5.5 V					
封装	SOP8	SOP14	SOP16	TSSOP20	QFN20	QFN32
温度	-40-85°C					

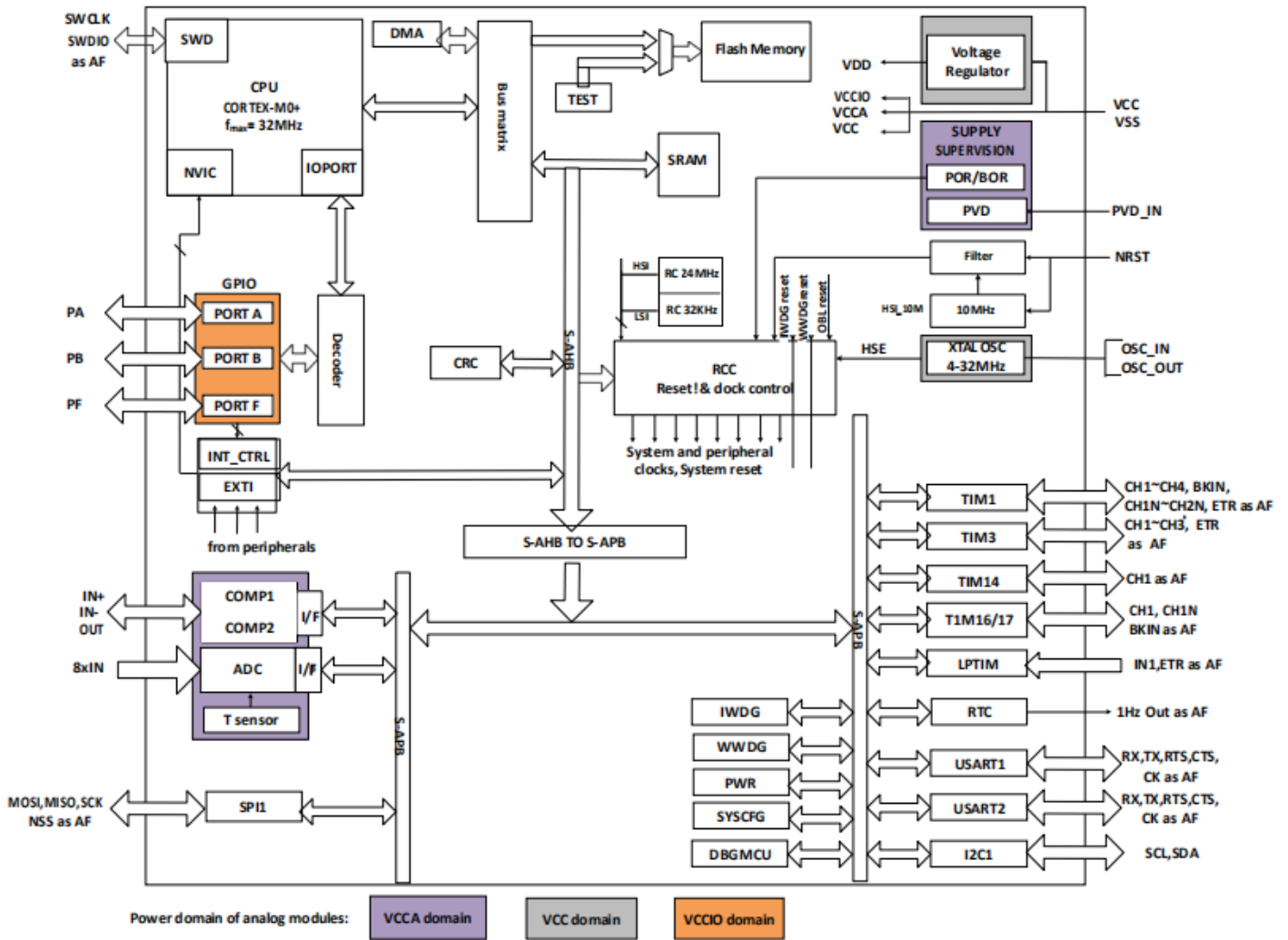


图 1-1 功能模块



2. 功能概述

2.1. Arm® Cortex®-M0+ 内核

Arm® Cortex®-M0+是一款为广泛的嵌入式应用设计的入门级32位Arm Cortex的处理器。它为开发人员提供了显著的好处，包括：

- 结构简单，易于学习和编程
- 超低功耗，节能运行
- 精简的代码密度等

Cortex-M0+ 处理器是 32 位内核，面积和功耗优化高，为 2 级流水的冯诺伊曼架构。处理器通过精简但强大的指令集和广泛优化的设计，提供高端处理硬件，包含单周期乘法器，提供了 32位架构计算机所期望的卓越性能，比其他8位和16位微控制器具有更高的代码密度。

Cortex-M0+与一个嵌套的矢量中断控制器(NVIC)紧密耦合。

2.2. 存储器

片内集成 SRAM。通过 bytes (8 bits)、half-word (16 bits)或者 word (32 bits)的方式可访问 SRAM。

片内集成Flash,包含两个不同的物理区域组成：

- Mainflash区域，它包含应用程序和用户数据
- Information区域,4 KBytes,它包括以下部分：
 - Option bytes
 - UID bytes
 - System memory

对Flash main memory的保护包括以下几种机制：

- read protection(RDP),防止来自外部的访问。
- write protection (WRP) 控制，以防止不想要的写操作（由于程序存储器指针 PC 的混乱）。写保护的最小保护单位为4 Kbyteso
- Option byte写保护，专门的解锁设计。

2.3. Boot 模式

通过BOOT。pin和boot配置位nBOOTI (存放于option bytes中)，可选择三种不同的启动模式，如下表所示

表2-1 Boot配置

Boot mode configuration		Mode
nBOOTI bit	BOOT0 pin	
x	0	选择Main flash作为启动区
1	1	选择System memory作为启动区
0	1	选择SRAM作为启动区



Boot loader程序存储在System memory，用于通过USART接口下载Flash程序。

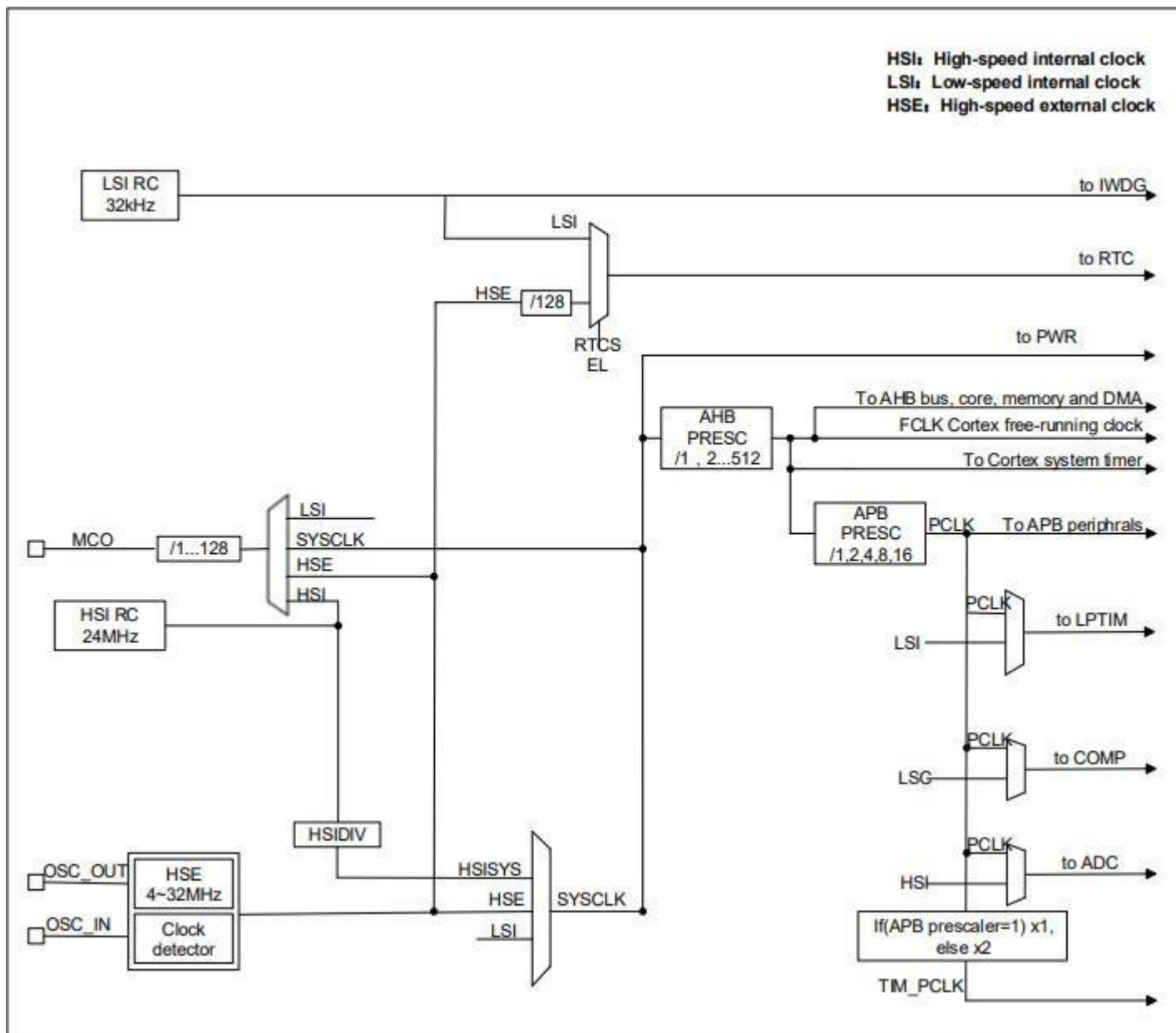


图2-1系统时钟结构图

2.4. 时钟系统

CPU启动后默认系统时钟频率为HSI 8 MHz,在程序运行后可以重新配置系统时钟频率和系统时钟源。可以选择的高频时钟有：

- 一个4/8/16/22.12/24 MHz可配置的内部高精度HSI时钟。
- 一个32.768 KHz可配置的内部LSI时钟。
- 4~32 MHz HSE时钟,并且可以使能CSS功能检测HSE。如果CSS fail,硬件会自动转换系统时钟为HSI，HSI频率由软件配置。同时CPU NMI中断产生。

AHB时钟可以基于系统时钟分频，APB时钟可以基于AHB时钟分频。AHB和APB时钟频率最高为32 MHz。



2.5. 电源管理

2.5.1. 电源框图

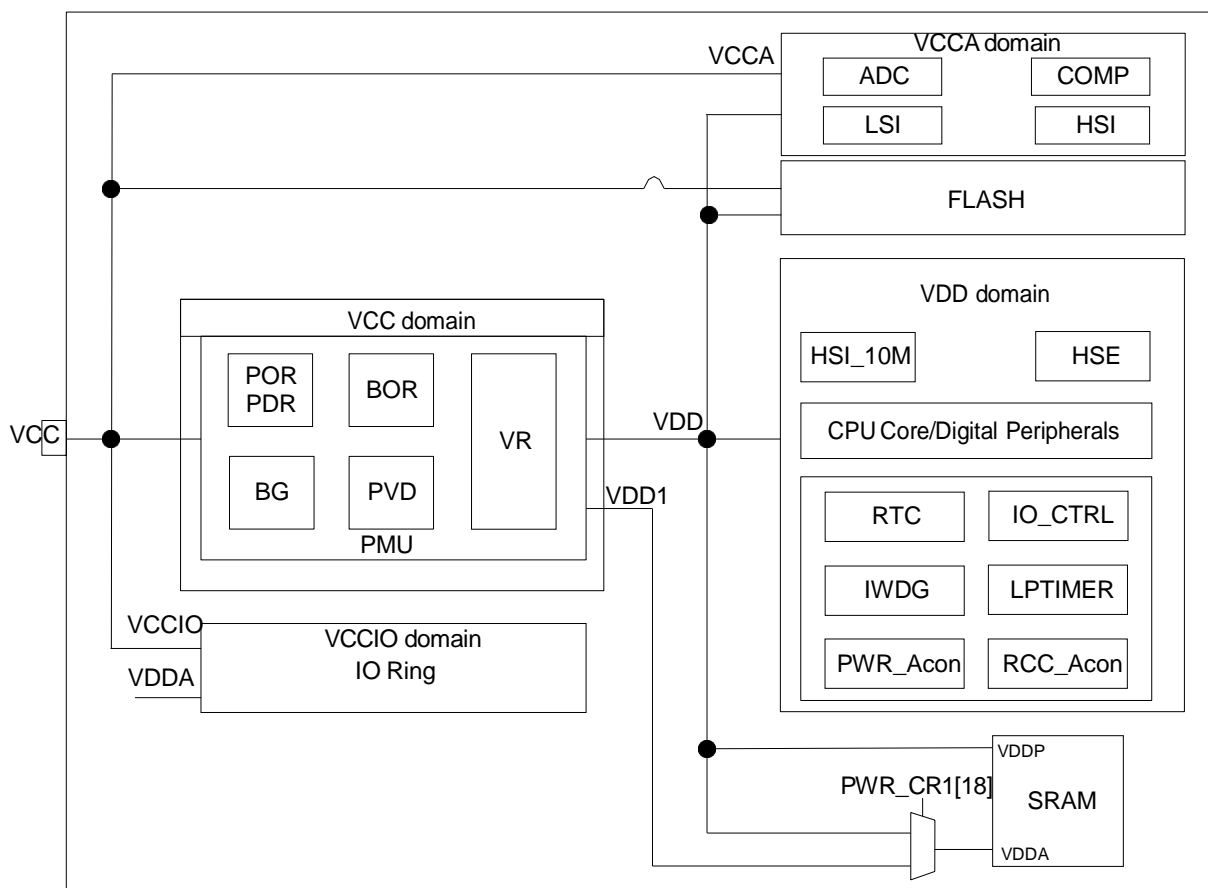


图2-2电源框图

表2-2电源框图

编号	电源	电源值	描述
1	VCC	1.7 v~5.5 V	通过电源管脚为芯片提供电源，其供电模块为：部分模拟电路。
2	VCCA	1.7 v~5.5 V	给大部分模拟模块供电，来自于VCCPAD（也可设计单独电源PAD）。
3	VCCIO	1.7 v~5.5 v	给IO供电，来自于VCC PAD
4	VDD	1.2 v/1.0v±10%	来自于VR的输出，为芯片内部主要逻辑电路、SRAM供电。当MR供电时，输出1.2 v。当进入stop模式时，根据软件配置，可以由MR或者LPR供电，并根据软件配置决定LPR输出是1.2 v或者1.0 v。



2.5.2. 电源监控

2.5.2.1. 上下电复位(POR/PDR)

芯片内设计Power on Reset (POR) /Power down reset (PDR)模块，为芯片提供上电和下电复位。该模块在各种模式之下都保持工作。

2.5.2.2. 欠压复位(BOR)

除了 POR/PDR外，还实现了 BOR (brown out reset)。BOR仅可以通过option byte，进行使能和关闭操作。

当BOR被打开时，BOR的阈值可以通过Option byte进行选择，且上升和下降检测点都可以被单独配置。

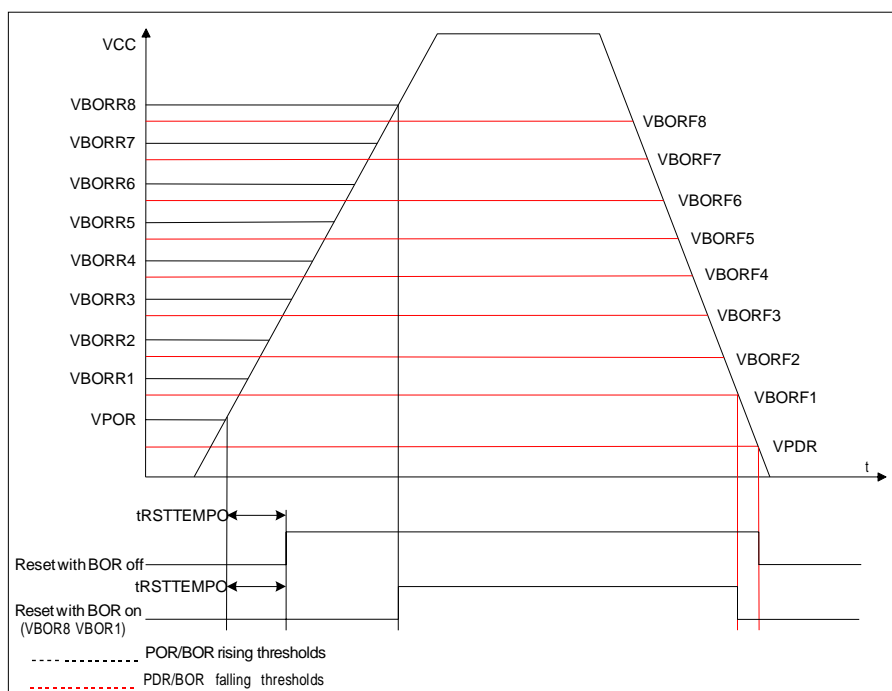


图 2-3 POR/PDR/BOR 阈值

2.5.2.3. 电压检测(PVD)

Programmable Voltage detector (PVD)模块可以用来检测 VCC 电源(也可以检测PB7引脚的电压)，检测点可通过寄存器进行配置。当VCC高于或者低于PVD的检测点时，产生相应的复位标识。

该事件内部连接到EXTI的line 16,取决于EXTI line 16上升/下降沿配置，当VCC上升超过PVD的检测点，或者VCC降低到PVD的检测点以下，产生中断，在中断服务程序中用户可以进行紧急的shutdown任务。

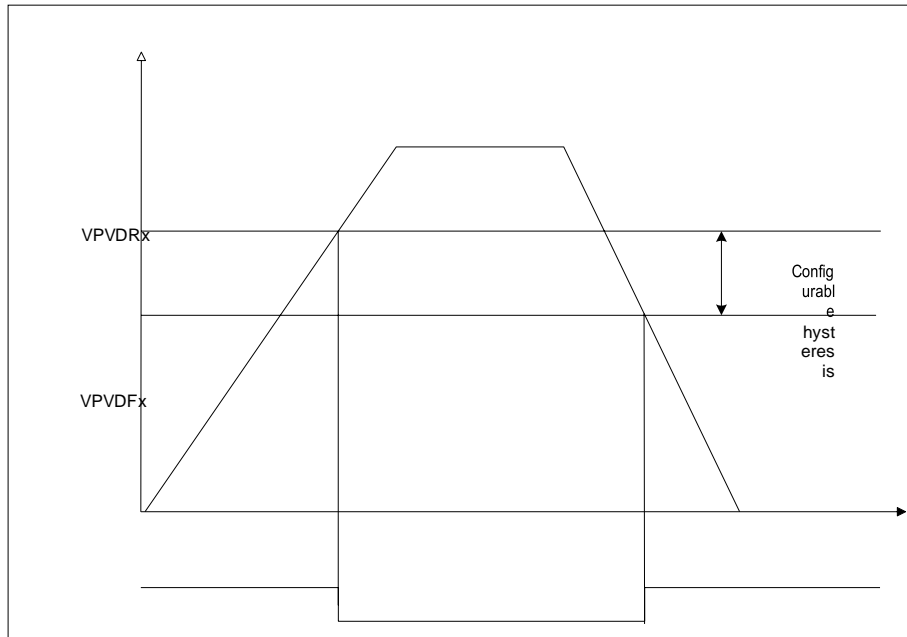


图 2-4 PVD阈值

2.5.3. 电压调节器

芯片设计两个电压调节器：

- MR (Main regulator) 在芯片正常运行状态时保持工作。
- LPR (low power regulator) 在stop模式下，提供更低功耗的选择。

2.5.4. 低功耗模式

芯片在正常的运行模式之外，有2个低功耗模式：

- Sleep mode: CPU时钟关闭 (NVIC, SysTick等T作)，外设可以配置为保持工作。（建议只使能必须工作的模块，在模块工作结束后关闭该模块）
- Stop mode:该模式下SRAM和寄存器的内容保持，H5I和H5E关闭，VDD域下大部分模块的时钟都被停掉。

GPIO, PVD, COMP output, RTC 和 LPTIM 可以唤醒 stop 模式。

2.6. 复位

芯片内设计两种复位，分别是：电源复位和系统复位。

2.6.1. 电源复位

电源复位在以下几种情况下产生

- 上下电复位 (POR/PDR)
- 欠压复位 (BOR)

2.6.2. 系统复位



当产生以下事件时，产生系统复位：

- NRST pin的复位
- 窗口看门狗复位(WWDG)
- 独立看门狗复位(IWDG)
- 5YSRESETREQ软件复位
- option byte load 复位(QBL)
- 电源复位(POR/PDR、BOR)

2.7. 通用输入输出GPIO

每个 GPIO 都可以由软件配置为输出(push-pull 或者 open drain)，输入(floating, pull-up/down, analog)，外设复用功能，锁定机制会冻结I/O 口配置功能。

2.8. DMA

直接存储器存取(DMA)用来提供在外设和存储器之间或者存储器和存储器之间的高速数据传输。

DMA控制器有3条DMA通道，每条通道负责管理来自1个或者多个外设对存储器访问的请求。DMA控制器包括处理DMA请求的仲裁器，用于处理各个DMA请求的优先级。

DMA支持循环的缓冲器管理，消除了当控制器到达缓冲器末端时需要干预用户代码。

每个通道都直接连接专用的硬件DMA请求，每个通道都同样支持软件触发。这些功能通过软件来配置。

DMA可用于主要外设：SPI, I2C, USART，所有TIMx计时器(除了TIM14和LPTIM)和ADC。

2.9. 中断

XL32F003通过Cortex- M0+处理器内嵌的矢量中断控制器(NVIC)和一个扩展中断/事件控制器(EXTI)来处理异常。

2.9.1. 中断控制器NVIC

NVIC是Cortex-M0+处理器内部紧耦合IP。NVIC可以处理来自处理器外部的NMI (不可屏蔽中断)和可屏蔽外部中断，以及Cortex-M0+内部异常。NVIC提供了灵活的优先级管理。

处理器核心与NVIC的紧密耦合大大减少了中断事件和相应中断服务例程(ISR)启动之间的延迟。ISR向量列在一个向量表中，存储在NVIC的一个基地地址。要执行的ISR的向量地址是由向量表基址和用作偏移量的ISR序号组成的。

如果高优先级的中断事件发生，而低优先级的中断事件刚好在等待响应，稍后到达的高优先级的中断事件将首先被响应。另一种优化称为尾链(tail-chaining)。当从一个高优先级的ISR返回时，然后启动一个挂起的低优先级的ISR,将跳过不必要的处理器上下文的压栈和弹栈。这减少了延迟，提高了电源效率。

NVIC特性：

- 低延的中断处理
- 4级中断优先级
- 支持1个NMI中断
- 支持32个可用施外部中断



- 支持10个Cortex-M0+异常
- 高优先级中断可打断低优先级中断响应
- 支持尾链(tail-chaining)优化
- 硬件中断向量检索

2.9.2. 扩展中断EXTI

EXTI增加了处理物理线事件的灵活性，并在处理器从stop模式唤醒时产生唤醒事件。

EXTI控制器有多个通道，包括最多16个GPIO，1个PVD输出，2个COMP输出，以及RTC和LPTIM唤醒信号。其中GPIO, PVD, COMP可以配置上升沿、下降沿或双沿触发。任何GPIO信号通过选择信号配置为EXTI0~15通道。

每个EXTI line都可以通过寄存器独立屏蔽。

EXTI控制器可以捕获比内部时钟周期短的脉冲。

EXTI控制器中的寄存器锁存每个事件，即使是在stop模式下，处理器从停止模式唤醒后也能识别唤醒的来源，或者识别引起中断的GPIO和事件。

2.10. 模数转换器ADC

芯片具有1个12位的SARADC。该模块共有最多10个要被测量的通道，包括8个外部通道和2个内部通道。

各通道的转换模式可以设定为单次、连续、扫描、不连续模式。转换结果存储在左对齐或者右对齐的16位数据寄存器中。

模拟watchdog允许应用检测是否输入电压超出了用户定义的高或者低阈值。

ADC实现了在低频率下运行，可获得很低的功耗。

在采样结束，转换结束，连续转换结束，模拟watchdog时转换电压超出阈值时产生中断请求。

2.11. 比较器(COMP)

芯片内集成通用比较器(general purpose comparators) COMP,也可以与timer组合在一起使用。比较器可以被如下使用：

- 被模拟信号触发，产生低功耗模式唤醒功能
- 模拟信号调节
- 当与来自timer的PWM输出连接时，Cycle by cycle的电流控制回路

2.11.1. COMP主要特性

- 每个比较器不可配驾的正或者负输入，以实现灵活的电压选择
 - 多路 I/O pin
 - 电源VCC
 - 温度传感器的输出
 - 内部参考电压和通过分压提供的3个分数值(1/4, 1/2, 3/4)
- 迟滞功能可配置



可编程的速度和功耗

输出可以被连接到I/O或者timer的输入作为触发

- OCREF_CLR 事件 (cycle by cycle 的电流控制)
- 为快速PWM shutdown的刹车

每个COMP具有中新产生能力，用作芯片从低功耗模式 (sleep和stop模式) 的唤醒 (通过EXTI)

2.12. 定时器

XL32F003不同定时器的特性如下表所示：

表2-3 定时器特性

类型	Timer	位宽	计数方向	预分频	DMA	捕获/比较通道	互补输出
高级定时器	TIM1	16位	上， 下， 中央对齐	1~65536	支持	4	3
通用定时器	TIM3	16-位	上， 下， 中央对齐	1~65536	支持	4	-
	TIM14	16-位	上	1~65536	-	1	-
	TIM16	16-位	上	1~65536	支持	1	1

2.12.1. 高级定时器

高级定时器 (TIM1) 由16位被可编程分频器驱动的自动装载计数器组成。它可以被用作各种场景，包括：输入信号 (输入捕获) 的脉冲长度测量，或者产生输出波形 (输出比较、输出PWM、带死区插入的互补PWM)。

TIM1包括4个独立通道，用作：

- 输入捕获
- 输出比较
- PWM产生 (边缘或者中心对齐模式)
- 单脉冲模式输出

如果TIM1配置为标准的16位计时器，则它具有与TIMx计时器相同的特性。如果配置为16位PWM发生器，则具有全调制能力 (0-100%)。

在MCU debug模式，TIM1可以冻结计数。

具有相同架构的timer特性共享，因此TIM1可以通过计时器链接功能与其他计时器一起工作，以实现同步或事件链接。

TIM1支持DMA功能。

2.12.2. 通用定时器



2.12.2.1. TIM3

TIM3通用定时器是由16位可编程分频器驱动的16位自动重载计数器构成。具有4个独立的通道,每个用于输入捕获/输出比较, PWM 或者单脉冲模式输出。

TIM3可以通过定时器链接功能与TIM1 一起工作。

TIM3支持DMA功能。

TIM3能够处理正交(增量)编码器信号和数字输出从1到3霍尔效应传感器。

在MCU debug模式, TIM3可以冻结计数。

2.12.2.2. TIM14

通用定时器TIM14由可编程预分频器驱动的16位自动装载计数器构成。

TIM14具有1个独立通道用于输入捕获/输出比较, PWM或者单脉冲模式输出

在MCU debug模式, TIM14可以冻结计数。

2.12.2.3. TIM16/TIM17

TIM16和TIM 17由可编程预分频器驱动的16位自动装载计数器构成。

TIM16/TIM17具有1个独立通道用于输入捕获/输出比较, PWM或者单脉冲模式输出

TIM16/TIM17具有带死区的互补输出。

TIM16/TIM17 支持 DMA 功能。

在MCU debug模式, TIM16/TIM17可以冻结计数。

2.12.3. 低功耗定时器

LPTIM为16位向上计数器, 包含3位预分频器。只支持单次计数。

LPTIM可以配置为stop模式唤醒源。

在MCU debug模式, LPTIM可以冻结计数值。

2.12.4. IWDG

芯片内集成了一个Independent watchdog (简称 IWDG), 该模块具有高安全级别、时序精确及灵活使用的特点。

IWDG发现并解决由于软件失效造成的功能混乱, 并在计数器达到指定的timeout值时触发系统复位。

IWDG由LSI提供时钟, 这样即使主时钟Fail, 也能保持工作。

IWDG最适合需要watchdog作为主应用之外的独立过程, 并且无很高的时序准确度限制的应用。

通过option byte的控制, 可以使能IWDG硬件模式。

IWDG是stop模式的唤醒源, 以复位的方式唤醒stop模式。

在MCU debug模式, IWDG可以冻结计数值。

2.12.5. WWDG

系统窗口看门狗是基于一个7位的下行计数器, 可以设置为自由运行。当出现问题时, 它可以作为一个看门狗来复位系统。计数时钟为APB时钟(PCLK)。它具有预警中断能力, 计数器可以在MCU debug模式下被冻结。



2.12.6. SysTick timer

SysTick计数器专门用于实时操作系统（RTQ5），但也可以用作标准的向下计数器。

SysTick 特性：

- 24 bit向下计数
- 自装载能力
- 计数器记到0时可产生中断（可屏蔽）

2.13. 实时时钟RTC

实时时钟是一个独立的定时器。RTC模块拥有一组连续计数的计数器，在相应软件配置下，可提供时钟日历的功能。修改计数器的值可以重新设置系统当前的时间和日期。

RTC为预分频系数最高为2³²的32位可编程计数器。

RTC计数器时钟源可以为LSI,可以作为stop唤醒源。

RTC可以产生闹钟中断，秒中断和溢出中断（可屏蔽）。

RTC 支持时钟 calibration。

在MCU debug模式，RTC可以冻结计数。

2.14. I2C 接口

I2C (inter-integrated circuit) 总线接口连接微控制器和串行I2C总线。它提供多主机功能，控制所有I2C总线特定的顺序、协议、仲裁和时序。支持标准（Sm）、快速（Fm）。

I2c特性：

- Slave 和 master 模式
- 主机功能:可以做master，也可以做slave
- 支持双向通讯速度
 - 标准模式（Sm）：高达100 kHz
 - 快速模式（Fm）：高达400 kHz
- 作为 Master
 - 产生Clock
 - Start和Stop的产生
- 作为slave
 - 可编程的I2C地址检测
 - Stop位的发现
- 7位寻址模式
- 通用广播（General call）
- 状态标志位
 - 发送/接收模式标志位



- 字行传输完成标志位
- 12c busy标志位
- 错误标志位
 - Master arbitration loss
 - 地址/数据传输后的ACK failure
 - Start/5top 错误
 - Overrun/UnderTun (时钟拉长功能 disable)
- 可选的时钟拉长功能
- 具备DMA能力的单字节buffer
- 软件复位
- 模拟噪声滤波功能

2.15. 通用同步异步收发器USART

XL32F003包含2个USART, 2个功能完全一致。

通用同步异步收发器(USART)提供了一种灵活的方法与使用工业标准NRZ异步串行数据格式的外部设备之间进行全双工数据交换。USART利用分数波特率发生器提供宽范围的波特率选择。

它支持同步单向通信和半双工单线通信, 它还允许多处理器通信。

支持自动波特率检测。

使用多缓冲器配置的DMA方式, 可以实现高速数据通信。

USART特性:

- 全双工异步通信
- NRZ标准格式
- 可配置16倍或者8倍过采样, 增加在速度和时钟容忍度的灵活性
- 发送和接收共用的可编程波特率, 最高达4.5 Mbit/s
- 自动波特率检测
- 可编程的数据长度8位或者9位
- 可配置的停止位(1或者2位)
- 同步模式和为同步通讯的时钟输出功能
- 单线半双工通讯
- 独立的发送和接收使能位
- 硬件流控制
- 通过DMA缓冲接收/发送字节
- 检测标志
 - 接收buffer满
 - 发送buffer空



- 传输结束
- 奇偶校验控制
 - 发送校验位
 - 对接收数正过行校验
- 带标志的中断源
 - CTS改变
 - 发送寄存器空
 - 发送完成
 - 接收数据寄存器满
 - 检测到总线空闲
 - 溢出错误
 - 帧错误
 - 噪音操作
 - 检测错误
- 多处理器通信
 - 如果地址不匹配，则进入静默模式
- 从静默模式唤醒：通过空闲检测和地址标志检测

2.16. 串行外设接口 SPI

XL32F003包含 1 个 SPI。

串行外设接口 (SPI) 允许芯片与外部设备以半双工、全双工、单工同步的串行方式通信。此接口可以被配置成主模式，并为外部从设备提供通信时钟 (SCK)。接口还能以参主配置方式工作。

SPI特性如下:

- Master或者slave模式
- 3线全双工同步传输
- 2线半双工同步传输 (有双向数据线)
- 2线单工同步传输 (无双向数据线)
- 8位或者16位传输帧选择
- 支持多主模式
- 8个主模式波特率预分频系数 (最大为fPCLK/4)
- 从模式频率 (最大为fPCLK/4)
- 主模式和从模式下均可以由软件或硬件进行NSS管理：主/从操作模式的动态改变
- 可编程的时钟极性和相位
- 可编程的数据顺序，MSB在前或LSB在前
- 可触发中断的专用发送和接收标志



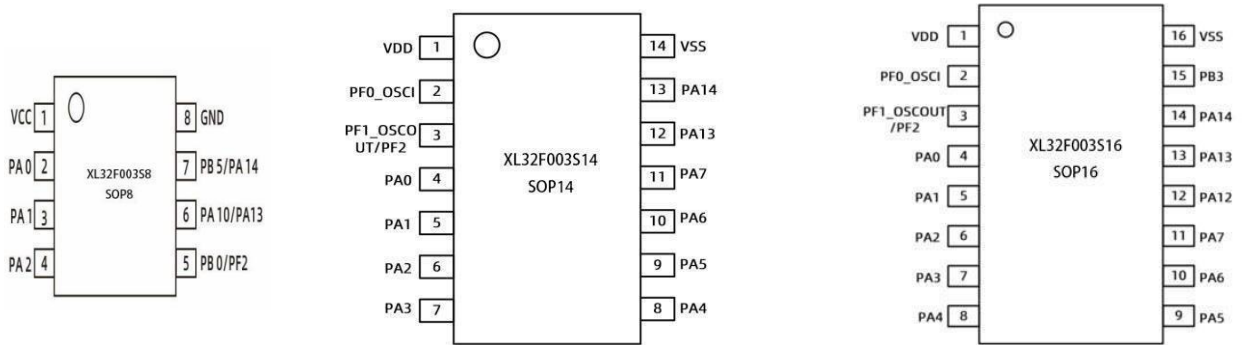
- SPI总线忙状态标志
- Motorola 模式
- 可引起中断的主模式故障、过载
- 2个具备DMA能力的32 bit Rx和Tx FIFOs

2.17. SWD

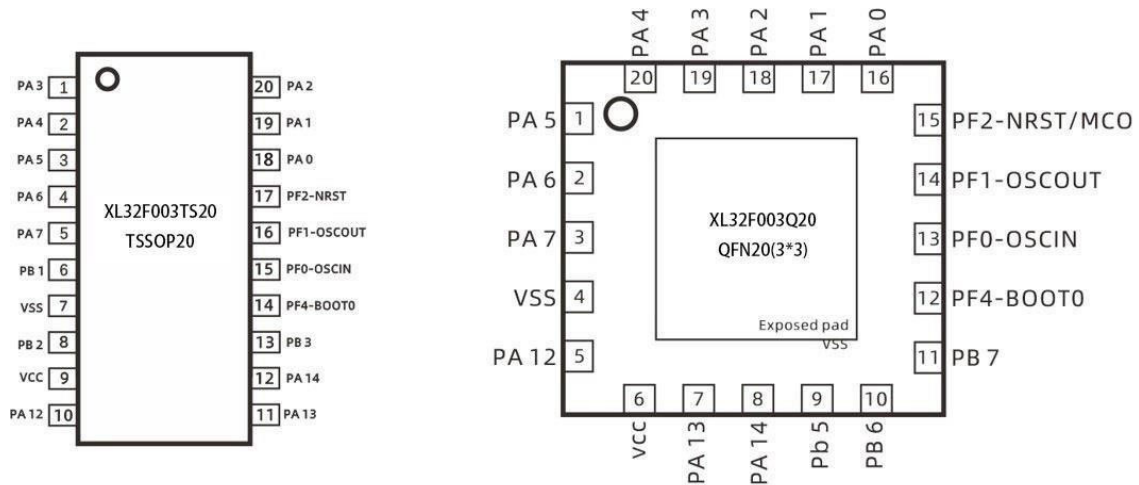
ARM SWD接口允许串口调试工具连接到XL32F003。



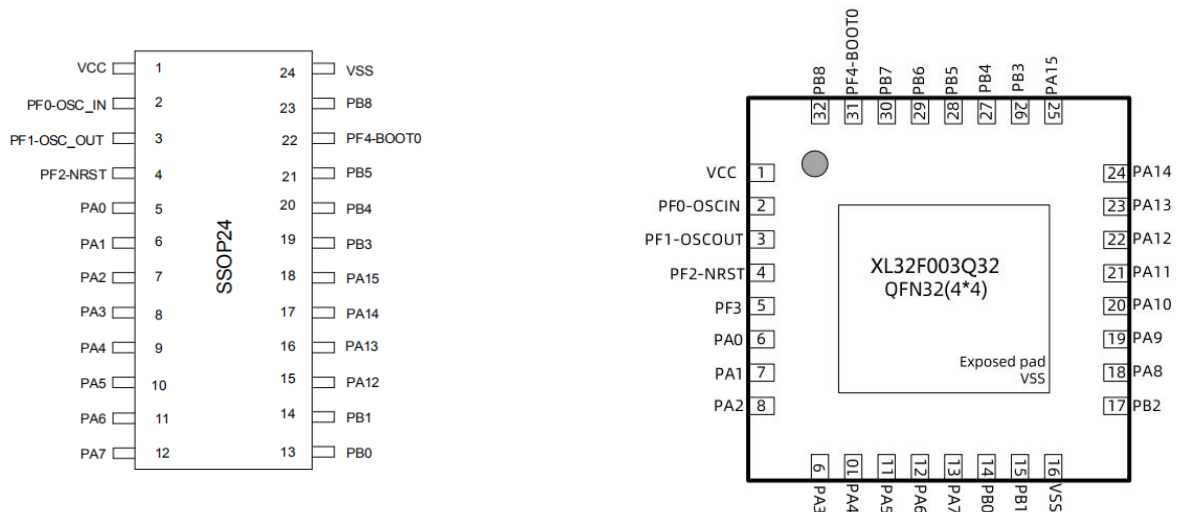
3. 引脚配置



SOP8/SOP14/SOP16 封装脚位图



TSSOP20/QFN20封装脚位图



SSOP24封装脚位图

QFN32封装脚位图



3-1 引脚定义的术语和符号

类型		符号	定义
端口类型		S	Supply pin
		G	Ground pin
		I/O	Input/output pin
		NC	无定义
端口结构		COM	正常 5V 端口，支持模拟输入输出功能
		RST	复位端口，内部带弱上拉电阻，不支持模拟输入输出功能
Notes			除非有其他说明，不然所有端口都被在复位之间和之后，作为浮空的输入
端口功能	复用功能		通过 GPIOx_AFR 寄存器选择的功能
	附加功能		通过外设寄存器直接选择或使能的功能

3-2 引脚定义表

封装类型						复位	端口类型	端口结构	Notes	端口功能	
SOP8	SOP14	SOP16	QFN20	TSSOP20	QFN32					复用功能	附加功能
-	2	2	13	15	2	PF0_OSC_IN (PF0)	I/O	COM		USART2_RX TIM14_CH1 USART1_RX USART2_TX I2C_SDA	OSC_IN
-	3	3	14	16	3	PF1_OSC_OUT (PF1)	I/O	COM	(4)	USART2_TX USART1_TX USART2_RX I2C_SCL SP1_NS5 TIM14_CH	OSC_OUT
5	3	3	15	17	4	PF2_NRST	I/O	RST	(1)(4)	MCO USART2_RX	NRST
-	-	-	-	-	5	PF3	I/O	COM		USART1_TX USART2_TX SPI2_MISO SPI1_NSS TIM3_CH3 RTC_OUT	COMP2_INP
2	4	4	-	18	6	PA0	I/O	COM			ADC_INO



										COMP1_OUT	
										TIM1_CH	
										TIM1_CH1N	
										SPI1_MIS2	
										USART2_TX	
										IR_OUT	
3	5	5	17	19	7	PA1	I/O	COM		SPI1_SCK	ADC_IN1 COMP1_INP
										USART1_RTS	
										USART2_RTS	
										EVENTOUT	
										SPI1_MOSI	
										USART2_RX	
										TIM1_CH4	
										TIM1_CH2N	
										MCO	
4	6	6	18	20	8	PA2	I/O	COM		SPI1_MOSI	ADC_IN2 COMP2_INM
										USART1_TX	
										USART2_TX	
										COMP2_OUT	
										SPI1_SCK	
										TIM3_CH1	
										I2C_SDA	
-	7	7	19	1	9	PA3	I/O	COM		USART1_RX	ADC_IN3 COMP2_INP
										USART2_RX	
										EVENTOUT	
										SPI1_MOSI	
										TIM1_CH1	
										I2C_SCL	
-	8	8	20	2	10	PA4	I/O	COM		SPI1_NSS	ADC_IN4
										USART1_CK	
										TIM14_CH1	
										USART2_CK	
										EVENTOUT	
										RTC_OUT	
										TIM3_CH3	
										USART2_TX	
-	9	9	1	3	11	PA5	I/O	COM		SPI1_SCK	ADC_IN5



										LPTIM_ETR	
										EVENTOUT	
										TIM3_CH2	
										USART2_RX	
										MCO	
-	10	10	2	4	12	PA6	I/O	COM		SPI1_MIS2	ADC_IN6
										TIM3_CH1	
										TIM1-BKIN	
										TIM16_CHI	
										EVENTOUT	
										COMP1_OUT	
										USART1_CK	
										RTC_OUT	
-	11	11	3	5	13	PA7	I/O	COM		SPI1_MOSI	ADC_IN7
										TIM3_CH2	
										TIM1_CH1N	
										TIM14_CH1	
										TIM17_CH1	
										EVENTOUT	
										COMP2_OUT	
										USART1_TX	
										USART2_TX	
										I2C_5DA	
										SPI1_MISO	
5	-	-	-	-	14	PB0	I/O	COM		SPI1_NSS	ADC_IN8
										TIM3_CH3	
										TIM1_CH2N	
										EVENTOUT	
-	-	-	-	6	15	PB1	I/O	COM		COMP1_OUT	
										TIM14_CH1	
-	-	-	-	-	16	-	-	-		TIM3_CH4	ADC_IN9
										TIM1_CH3N	
										EVENTOUT	COMP1_INM
8	14	16	4	7	16	VSS	S	-		Ground	
-	-	-	-	8	17	PB2	I/O	COM		USART1_RX	COMP1_INP
										USART2_RX	
1	1	1	6	9	1	VCC	S	VCC		Digital power supply	



-	-	-	-	-	18	PA8	I/O	COM		USART1_CK	
										TIM1_CH	
										USART2_CK	
										MCO	
										EVENTOUT	
										USART1_RX	
										USART2_RX	
										SPI1_MOSI	
										I2C_SCL	
-	-	-	-	-	19	PA9	I/O	COM		USART1_TX	
										TIM1_CH2	
										MSO	
										I2C_SCL	
										EVENTOUT	
										I2C_SDA	
										TIM1_BK	
										SPI1_SCK	
										USART1_RX	
6	-	-	-	-	20	PA10	I/O	COM	(4)	USART1_RX	
										TIM1_CH3	
										TIM17_BKIN	
										USART2_RX	
										I2C_SDA	
										EVENTOUT	
										I2C_SCL	
										SPI1_NSS	
										USART1_TX	
										IR_OUT	
-	-	-	-	-	21	PA11	I/O	COM		SPI1_MISO	
										USART1_CTS	
										TIM1_CH4	
										TIM1_CH4	
										EVENTOUT	
										USART2_CTS	
										I2C_SCL	
										COMP1_OUT	
-	-	12	5	10	22	PA12	I/O	COM		SPI1_MOSI	



											USART1_RTS	
											TIM1_ET	
											USART2_RTS I	
											EVENTOUT	
											I2C_SDA	
											COMP2_OUT	
6	12	13	7	11	23	PA13(SWDIO)	I/O	COM	(4)		SWDIO	
											IR_OUT	
											EVENTOUT	
											SPI1_MI50	
											TIM1_CH2	
											USART1_RX	
											MCO	
7	13	14	8	12	24	PA14(SWCLK)	I/O	COM	(4)		SWCLK	
											USART1_TX	
											USART2_TX	
											EVENTOUT	
											MSO	
-	-	-	-	-	25	PA15	I/O	COM			SPI1_N55	
											USART1_RX	
											USART2_RX	
											EVENTOUT	
-	-	15	-	13	26	PB3	I/O	COM			SPI1_SCK	COMP2_INM
											TIM1_CH2	
											USART1_RTS	
											USART2_RTS	
											EVENTOUT	
-	-	-	-	-	27	PB4	I/O	COM			SPI1_MISO	COMP2_INP
											TIM3_CH1	
											USART2_CTS	
											USART1_CTS	
											TIM17_BKIN	
											EVENTOUT	
7	-	-	9	-	28	PB5	I/O	COM	(4)		SPI1_MOSI	
											TIM3_CH2	
											TIM16_BKIN	
											USART2_CK	



										USART1_CK	
										LPTIM_IN1	
										COMP1_OUT	
-	-	-	10	-	29	PB6	I/O	COM		USART1_TX	COMP2_INP
										TIM1_CH3	
										TIM16_CH1N	
										USART2_TX	
										I2C_SCL	
										LPTIM_ETR	
										EVENTOUT	
-	-	-	11	-	30	PB7	I/O	COM		USART1_RX	COMP2_INM PVD_IN
										TIM17_CH1N	
										USART2_RX	
										I2C_SDA	
										EVENTOUT	
-	-	-	12	14	31	PF4-BOOT0	I/O	COM	(3)		BOOT0
-	-	-	-	-	32	PB8	I/O	COM		TIM16_CH1	COMP1_INP
										I2C1_SCL	
										USART2_TX	
										EVENTOUT	
										USART1_TX	
										I2C_SDA	
										TIM17_CH1	
										IR_OUT	
-	-	-	-	-	-	VSS	S	VSS		Ground	

Note:

- (1) 选择PF2或者NRST是通过option bytes进行配置。
- (2) 复位后，PA13和PA14两个pin被配置为SWDIO和SWCLK AF功能，前者内部上拉电阻、后者内部下拉电阻被激活。
- (3) PF4-BOOT0默认数字输入模式，且下拉使能。
- (4) 两个IO端口引出在同一个pin脚，同一时间只能使用其中任意一个IO端口，且另外一个IO必须配置为模拟模式(MODEy[1 : 0]为 0B11)。

3.1. 端口A复用功能映射



表 3-1 端口 A 复用功能映射

端口	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PA0	-	USART1_CTS	-	-	USART2_CTS	-	-	COMP1_OUT
	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
	-	USART2_TX	SPI1_MISO	-	-	TIM1_CH3	TIM1_CH1N	IR_OUT
PA1	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	SPI1_SCK	USART1_RTS	-	-	USART2_RTS	-	-	EVENTOUT
	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
	-	USART2_RX	SPI1_MOSI	-	-	TIM1_CH4	TIM1_CH2N	MCO
PA2	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	SPI1_MOSI	USART1_TX	-	-	USART2_TX	-	-	COMP2_OUT
	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
	-	-	SPI1_SCK	-	I2C_SDA	TIM3_CH1	-	-
PA3	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	-	USART1_RX	-	-	USART2_RX	-	-	EVENTOUT
	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
	-	-	SPI1_MOSI	-	I2C_SCL	TIM1_CH1	-	-
PA4	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	SPI1_NSS	USART1_CK	-	-	TIM14_CH1	USART2_CK	-	EVENTOUT
	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
	-	USART2_TX	-	-	-	TIM3_CH3	-	RTC_OUT
PA5	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	SPI1_SCK	-	-	-	-	LPTIM1_ETR	-	EVENTOUT
	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
	-	USART2_RX	-	-	-	TIM3_CH2	-	MCO
PA6	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	SPI1_MISO	TIM3_CH1	TIM1_BKIN	-	-	TIM16_CH1	-	COMP1_OUT
	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
	USART1_CK	-	-	-	-	-	-	RTC_OUT
PA7	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	SPI1_MOSI	TIM3_CH2	TIM1_CHIN	-	TIM14_CH1	TIM17_CH1	EVENTOUT	COMP2_OUT
	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
	USART1_TX	USART2_TX	SPI1_MISO	-	I2C_SDA	-	-	-
PA12	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	SPI1_MOSI	USART1_RTS	TIM1_ETR	-	USART2_RTS	EVENTOUT	I2C_SDA	COMP2_OUT
PA13	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	SWDIO	IR_OUT	-	-	-	-	-	EVENTOUT
	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
	USART1_RX	-	SPI1_MISO	-	-	TIM1_CH2	-	MCO
PA14	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	SWCLK	USART1_TX	-	-	USART2_TX	-	-	EVENTOUT
	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15



端口	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	-	-	-	-	-	-	-	MCO

3.2. 端口B复用功能映射

表 3-2 端口 B复用功能映射

端口	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PB1	TIM14_CH1	TIM3_CH4	TIM1_CH3N	-	-	-	-	EVENTOUT
PB2	USART1_RX	SPI2_5CK	-	USART2_RX	-	-	-	-
PB3	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	SPI1_SCK	TIM1_CH2	-	USART1_RTS	USART2_RTS	-	LED_COM1	EVENTOUT
PB5	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	SPI1_MISO	TIM3_CH1	-	USART1_CTS	USART2_CTS	TIM17_BKIN	LED_COM2	EVENTOUT
PB6	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	SPI1_MOSI	TIM3_CH2	TIM16_BKIN	USART1_CK	USART2_CK	LPTIM_IN1	LED_COM3	COMP1_OUT
PB7	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	USART1_TX	TIM1_CH3	TIM16_CH1N	SPI2_MISO	USART2_TX	LPTIM_ETR	I2C_SCL	EVENTOUT
PB7	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	USART_RX	SPI2_MOSI	TIM17_CH1N	-	USART2_RX	-	I2C_SDA	EVENTOUT

3.3. 端口 F复用功能映射

表3-3端口 F复用功能映射

端口	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PF0_OSC_IN	-	-	TIM14_CH1	-	USART2_RX	-	-	-
	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
PF1_OSC_OUT	USART1_RX	USART2_TX	-	-	I2C_SDA	-	-	-
	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	-	-	-	-	USART2_TX	-	-	-
PF2_NRST	AF8	AF9	AF11	AF11	AF12	AF13	AF14	AF15
	USART1_TX	USART2_RX	SPI1_NSS		I2C_SCL	TIM14_CH1		
PF4_BOOT0	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	-	-	-	-	USART2_RX	-	MCO	-
PF4_BOOT0	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	-	-	-	-	-	-	-	-



4. 存储器映射

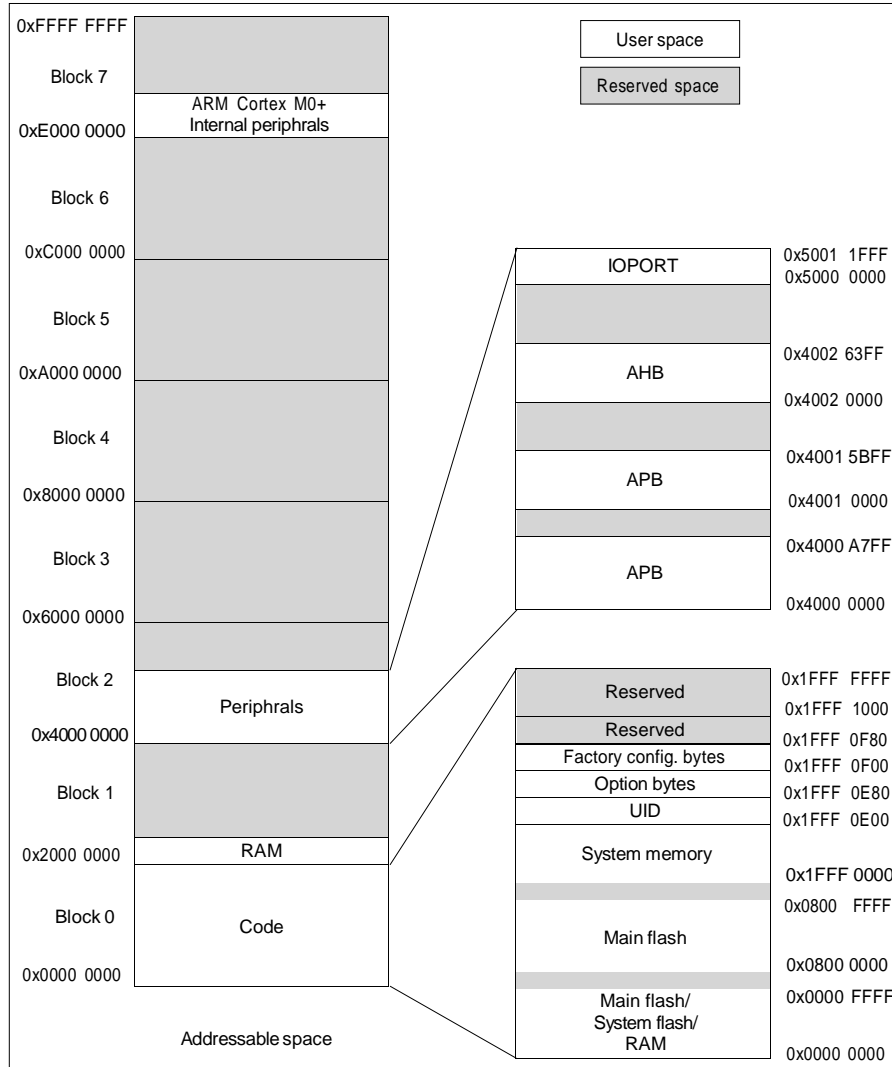


图 4-1 存储器映射

表 4-1 存储器地址

Type	Boundary Address	Size	Memory Area	Description
SRAM	0x2000 2000-0x3FFF FFFF	512MBytes	Reserved	
	0x2000 0000-0x2000 1FFF	8KBytes	SRAM	根据硬件不同，SRAM最大为8kBytes
Code	0x1FFF 1000-0x1 FFF FFFF	4KBytes	Reserved	
	0x1FFF0F80-0x1 FFF 0FFF	128Bytes	Reserved	
	0x1FFF0F00-0x1FFF 0F7F	128Bytes	Factory config	存放HSI trimming数据、flash擦写时间配置参数
	0x1FFF0E80-0x1FFF 0EFF	128Bytes	Option bytes	option bytes



Type	Boundary Address	Size	Memory Area	Description
	0X1FFF 0E00-0X1FFF 0E7F	128Bytes	UID	Unique ID
	0x1FFF 0000-0x1FFF 0DFF	3.5KBytes	System memory	存放 boot loader
	0x0800 8000-0x1FFE FFFF	384MBytes	Reserved	
	0x0800 0000-0x0800 FFFF	64 KBytes	Main flash memory	
	0x0001 0000-0X07FF FFFF	8MBytes	Reserved	
	0x0000 0000-0x0000 7FFF	32KBytes	根据Boot配置选择： 1) Main flash memory 2) System memory 3) SRAM	

Note:

上述空间除0X1FFF 0E00-0X1FFF 0E7F外，其余标注为reserved的空间，无法进行写操作，读为0，且产生 response error。

表 4-2 外设寄存器地址

Bus	Boundary Address	Size	Peripheral
	0xE000 0000-0xE00F FFFF	1 Mbytes	M0+
IOPORT	0x5000 1800-0x5FFF FFFF	256 MBytes	Reserved ⁽¹⁾
	0x5000 1400-0x5000 17FF	1 KBytes	GPIOF
	0x5000 1000-0x5000 13FF	1 KBytes	Reserved
	0x5000 0C00-0X5000 FFF	1 Kbytes	Reserved
	0x5000 0800-0x5000 0BFF	1 Kbytes	Reserved
	0x5000 0400-0x5000 07FF	1 Kbytes	GPIOB
	0x5000 0000-0x5000 03FF	1 Kbytes	GPIOA
AHB	0x4002 3400-0X4FFF FFFF		Reserved
	0x4002 300C-0X4002 33FF	1 Kbytes	Reserved
	0x4002 3000-0x4002 3008		CRC
	0x4002 2400-0x4002 2FFF		Reserved
	0x4002 2124-0x4002 23FF	1 KBytes	Reserved
	0x4002 2000-0x4002 2120		Flash
	0x4002 1C00-0X4002 1FFF	3KBytes	Reserved
	0x4002 1888-0x4002 1BFF	1 Kbytes	Reserved
	0x4002 1800-0x4002 1884		EXT I ⁽²⁾
	0x4002 1400-0x4002 17FF		Reserved
	0x4002 1064-0x4002 13FF	1 KBytes	Reserved



Bus	Boundary Address	Size	Peripheral
	0x4002 1000-0x4002 1060		RCC ⁽²⁾
	0x4002 0C00-0X4002 OFFF	1 KBytes	Reserved
	0x4002 0040-0x4002 03FF	1 KBytes	Reserved
	0x4002 0000-0x4002 003C		DMA
APB	0x4001 5C00-0X4001 FFFF	32KBytes	Reserved
	0x4001 5880-0x4001 5BFF	1 KBytes	Reserved
	0x4001 5800-0x4001 587F		DBG
	0x4001 4C00-0X4001 57FF	3 KBytes	Reserved
	0x4001 4850-0x4001 4BFF	1 KBytes	Reserved
	0x4001 4800-0x4001 484C		TIM17
	0x4001 4450-0x4001 47FF	1 KBytes	Reserved
	0x4001 4400-0x4001 404C		TIM16
	0x4001 3C00-0X4001 43FF	2 KBytes	Reserved
	0x4001 381C-0X4001 3BFF	1 KBytes	Reserved
	0x4001 3800-0x4001 3018		USART1
	0x4001 3400-0x4001 37FF	1 Kbytes	Reserved
	0x4001 3010-0x4001 33FF	1 Kbytes	Reserved
	0x4001 3000-0x4001 300C		SPI1
	0x4001 2C50-0x4001 2FFF	1 Kbytes	Reserved
	0x4001 2C00-0X4001 2C4C		TIM1
	0x4001 2800-0x4001 2BFF	1 Kbytes	Reserved
	0x4001 270C-0X4001 27FF	1 Kbytes	Reserved
	0x4001 2400-0x4001 2708		ADC
	0x4001 0400-0x4001 23FF	8 Kbytes	Reserved
	0x4001 0220-0x4001 03FF	1 KBytes	Reserved
	0x4001 0200-0x4001 021F		COMP1 and COMP2
	0x4001 0000-0x4001 01FF		SYSCFG
	0x4000 B400-0x4000 FFFF	19KBytes	Reserved
	0x4000 B000-0X4000 B3FF	1 KBytes	Reserved
	0x4000 8400-0x4000 AFFF	11 KBytes	Reserved
	0x4000 8000-0x4000 83FF	1 KBytes	Reserved
	0x4000 7C28-0X4000 7FFF	1 KBytes	Reserved



Bus	Boundary Address	Size	Peripheral
	0x4000 7C00-0x4000 7c24		LPTIM
	0x4000 7400-0x4000 7BFF	2 KBytes	Reserved
	0x4000 7018-0x4000 73FF	1 KBytes	Reserved
	0x4000 7000-0x4000 7014		PWR ⁽³⁾
	0x4000 5800-0x4000 6FFF	6KBytes	Reserved
	0x4000 5434-0x4000 57FF	1 KBytes	Reserved
	0x4000 5400-0x4000 5430		12C
	0x4000 4800-0x4000 53FF	3KBytes	Reserved
	0x4000 441C-0x4000 47FF	1 KBytes	Reserved
	0x4000 4400-0x4000 4418		USART2
	0x4000 3C00-0x4000 43FF	1 KBytes	Reserved
	0x4000 3800-0x4000 3BFF	1 KBytes	Reserved
	0x4000 3400-0x4000 37FF	1 KBytes	Reserved
	0x4000 3014-0x4000 33FF	1 KBytes	Reserved
	0x4000 3000-0x4000 0010		IWDG
	0x4000 2C0C-0x4000 2FFF	1 KBytes	Reserved
	0x4000 2C00-0x4000 2C08		WWDG
	0x4000 2830-0x4000 2BFF	1 KBytes	Reserved
	0x4000 2800-0x4000 282c		RTC ⁽³⁾
	0x4000 2400-0x4000 27FF	1 KBytes	Reserved
	0x4000 2054-0x4000 23FF	1 KBytes	Reserved
	0x4000 2000-0x4000 0050		TIM14
	0x4000 1800-0x4000 1 FFF	2 KBytes	Reserved
	0x4000 1400-0x4000 17FF	1 KBytes	Reserved
	0x4000 1000-0x4000 13 FF	1 KBytes	Reserved
	0x4000 0800-0x4000 0FFF	2KBytes	Reserved
	0x4000 0450-0x4000 07FF	1 Kbytes	Reserved
	0x4000 0400-0x4000 044C		TIM3
	0x4000 0000-0x4000 03FF	1 KBytes	Reserved

Note:

- (1) 上表AHB标注为Reserved的地址空间,无法写操作,读回为0,且产生hardfault; APB标注为Reserved的地址空间,无法写操作,读回为0,不会产生hardfault。
- (2) 不仅支持32 bit word访问,还支持halfword和byte访问。
- (3) 不仅支持32 bit word访问,还支持halfword访问



5. 电气特性

5.1. 测试条件

除非特殊说明，所有的电压都以VSS为基准。

5.1.1. 最小值和最大值

除非特殊说明，通过在环境温度 $t_h=25$ 。（3和 $T_A=T_A$ （mM下进行的芯片量产测试筛选，保证在最坏的环境温度、4点电压和

时钟频率条件下达到最小值和最大值。

基于表格下方注解的电特性结果、设计仿真和/或工艺参数的数据，未在生产中进行测试。最小和最大数值参考了样品测试，取平均值再加或者减三倍的标准偏差。

5.1.2. 典型值

除非特殊说明，典型数据是基于 $T_a=25Y$ 和 $VCC=3.3V$ 。这些数据仅用于设计指导未经过测试。

典型的ADC精度数值是通过对一个标准批次的采样，在所有温度范围下测试得到，95%的芯片误差小于等于给出的数值。

5.2. 绝对最大额定值

如果加在芯片上超过以下表格给出的绝对最大值，可能会导致芯片永久性的损坏。这里只是列出了所能承受的强度分等，并不意味着在此条件下器件的功能操作无误。长时间工作在最大值条件下可能影响芯片的可靠性。

表 5-1 电压特性⁽¹⁾

符号	描述	最小值	最大值	单位
VCC	外部主供电电源	0.3	6.25	V
VIN	其他Pin的输入电压	0.3	VCC+0.3	V

(5) 电源VCC和地VSS引脚必须始终连接到外部允许范围内的供电系统上。

表 5-2 电流特性

符号	描述	最大值	单位
I_{VCC}	流进VCC pin的总电流（供应电流） ⁽¹⁾	100	mA
I_{VSS}	流出VSS pin的总电流（流出电流） ⁽¹⁾	100	
$I_{IO(PIN)}$	COM IO的输出灌电流	20	
	所有IO的拉电流	20	

(6) 电源VCC和地VSS引脚必须始终连接到外部允许范围内的供电系统上。

表 5-3 温度特性

符号	描述	数值	单位
T_{STG}	存储温度范围	-65~+150	°C
T_O	工作温度范围	-40~+85	°C



5.3. 工作条件

5.3.1. 通用工作条件

表 5-4 通用工作条件

符号	参数	条件	最小值	最大值	单位
f _{HCLK}	内部AHB时钟频率	-	0	32	MHz
f _{PCLK}	内部APB时钟频率	-	0	32	MHz
V _{CC}	标准工作电压	-	1.7	5.5	V
V _{IN}	10输入电压	-	-0.3	V _{CC} +0.3	V
T _A	环境温度	-	-40	85	°C
T _J	结温	-	-40	90	°C

5.3.2. 上下电工作条件

表 5-5 上电和掉电工作条件

符号	参数	条件	最小值	最大值	单位
t _{VCC}	V _{CC} 上升速率	-	0	∞	US/V
	V _{CC} 下降速率	-	20	∞	

5.3.3. 内嵌复位和LVD模块特性

表 5-6 内嵌复位模块特性

符号	参数	条件	最小值	典型值	最大值	单位
T _{RSTTEMPO} ⁽¹⁾	复位重置时间	-	-	4.0	7.5	ms
V _{POR/PDR}	POR/PDR复位阈值	上升沿	1.50 ⁽²⁾	1.60	1.70	V
		下降沿	1.45 ⁽¹⁾	1.55	1.65 ⁽²⁾	V
V _{BOR1}	BOR阈值1	上升沿	1.70 ⁽²⁾	1.80	1.90	V
		下降沿	1.60	1.70	1.80 ⁽²⁾	V
V _{BOR2}	BOR阈值2	上升沿	1.90 ⁽²⁾	2.00	2.10	V
		下降沿	1.80	1.90	2.00 ⁽²⁾	V
V _{BOR3}	BOR阈值3	上升沿	2.10 ⁽²⁾	2.20	2.30	V
		下降沿	2.00	2.10	2.20 ⁽²⁾	V
V _{BOR4}	BOR阈值4	上升沿	2.30 ⁽²⁾	2.40	2.50	V



符号	参数	条件	最小值	典型值	最大值	单位
		下降沿	2.20	2.30	2.40 ⁽²⁾	V
V_{BOR5}	BOR阈值5	上升沿	2.50 ⁽²⁾	2.60	2.70	V
		下降沿	2.40	2.50	2.60 ⁽²⁾	V
V_{BOR6}	BOR阈值6	上升沿	2.70 ⁽²⁾	2.80	2.90	V
		下降沿	2.60	2.70	2.80 ⁽²⁾	V
V_{BOR7}	BOR阈值7	上升沿	2.90 ⁽²⁾	3.00	3.10	V
		下降沿	2.80	2.90	3.00 ⁽²⁾	V
V_{BOR8}	BOR阈值8	上升沿	3.10 ⁽²⁾	3.20	3.30	V
		下降沿	3.00	3.10	3.20 ⁽²⁾	V
V_{PVDD}	PVD阈值0	上升沿	1.70 ⁽²⁾	1.80	1.90	V
		下降沿	1.60	1.70	1.80 ⁽²⁾	V
V_{PVD1}	PVD阈值1	上升沿	1.90 ⁽²⁾	2.00	2.10	V
		下降沿	1.80	1.90	2.00 ⁽²⁾	V
V_{PVD2}	PVD阈值2	上升沿	2.10 ⁽²⁾	2.20	2.30	V
		下降沿	2.00	2.10	2.20 ⁽²⁾	V
V_{PVDS}	PVD阈值3	上升沿	2.30 ⁽²⁾	2.40	2.50	V
		下降沿	2.20	2.30	2.40 ⁽²⁾	V
V_{PVD4}	PVD阈值4	上升沿	2.50 ⁽²⁾	2.60	2.70	V
		下降沿	2.40	2.50	2.60 ⁽²⁾	V
V_{PVD5}	PVD阈值5	上升沿	2.70 ⁽²⁾	2.80	2.90	V
		下降沿	2.60	2.70	2.80 ⁽²⁾	V
V_{PVD6}	PVD阈值6	上升沿	2.90 ⁽²⁾	3.00	3.10	V
		下降沿	2.80	2.90	3.00 ⁽²⁾	V
V_{PVD7}	PVD阈值7	上升沿	3.10 ⁽²⁾	3.20	3.30	V
		下降沿	3.00	3.10	3.20 ⁽²⁾	V
$V_{POR_PDR_hyst}^{(1)}$	POR/PDR迟滞电压			50		mV
$V_{PVD_BOR_hyst}^{(1)}$	PVD迟滞电压			100		mV
$I_{dd}(PVD)$	PVD功耗			0.6		uA
$I_{dd}(BOR)$	BOR功耗			0.6		uA

- (1) 由设计保证,不在生产中测试。
- (2) 数据基于考核结果,不在生产中测试。

5.3.4. 工作电流特性

表5-7运行模式电流

符号	条件	典型值 ⁽¹⁾	最大值	单位
----	----	--------------------	-----	----



	系统时钟	频率	代码	运行	外设时钟	FLASH sleep			
IDD(run)	HSI	24 MHz	While ⁽¹⁾	Flash	ON	DISABLE	1.5	-	mA
					OFF	DISABLE	0.9	-	
		16 MHz			ON	DISABLE	1.1	-	
					OFF	DISABLE	0.7	-	
		8 MHz			ON	DISABLE	0.7	-	
					OFF	DISABLE	0.5	-	
	4MHz	ON			DISABLE	0.5	-		
		OFF			DISABLE	0.35	-		
	LSI	32.768 kHz			ON	DISABLE	170	-	uA
					OFF	DISABLE	170	-	
	LSI	32.768 kHz			ON	ENABLE	95	-	uA
					OFF	ENABLE	95	-	

(1) 数据基于考核结果，不在生产中测试。

表 5-8 sleep模式电流

符号	条件				典型值 ⁽¹⁾	最大值	单位
	系统时钟	频率	外设时钟	FLASH sleep			
IDD(sleep)	HSI	24 MHz	ON	DISABLE	1	-	mA
			OFF	DISABLE	0.6	-	mA
		16 MHz	ON	DISABLE	0.75	-	mA
			OFF	DISABLE	0.5	-	mA
		8 MHz	ON	DISABLE	0.5	-	mA
			OFF	DISABLE	0.35	-	mA
	4MHz	ON	DISABLE	0.4	-	mA	
		OFF	DISABLE	0.35	-	mA	
	LSI	32.768 kHz	ON	DISABLE	170	-	uA
			OFF	DISABLE	170	-	uA
	LSI	32.768 kHz	ON	ENABLE	95	-	uA
			OFF	ENABLE	96	-	uA

(1) 由设计保证,不在生产中测试。

表 5-9 stop模式电流

符号	条件					典型值 ⁽¹⁾	最大值	单位
	vcc	VDD	MR/LPR	LSI	外设时钟			
IDD(stop)	1.7~5.5V	1.2V	MR	-	-	70	-	uA
		1.2V	LPR	ON	RTC+IWDG+LPTIM	6	-	
					IWDG	6	-	



	1.0V	OFF	LPTIM	6	-
			RTC	6	-
			No	6	-
			ON	RTC+IWDG+LPTIM	4.5
		ON	IWDG	4.5	-
			LPTIM	4.5	-
			RTC	4.5	-
			OFF	No	4.5

(1) 数据基于考核结果，不在生产中测试。

5.3.5. 低功耗模式唤醒时间

表 5-1 低功耗模式唤醒时间

符号	参数(1)		条件	典型值(2)	最大值	单位
TWUSLEEP	Sleep的唤醒时间		-	1.65	-	us
TWUSTOP	Stop 的 唤醒时 间	MR供电	Flash中执行程序，H5I(24 Mhz)作为系统时钟	3.5	-	us
		LPR供电	Flash中执行程序， HSI作为系统时钟	VDD=1.2V	6	-
VDD=1.0V	6			-		

(1) 唤醒时间的测量是从唤醒时间开始至用户程序读取第一条指令。

(2) 数据基于考核结果，不在生产中测试。

5.3.6. 外部时钟源特性

5.3.6.1. 外部高速时钟

在 HSE 的 bypass 模式 (RCC_CR的HSEBYP置位)，芯片内的高速起振电路停止工作，相应的 IO 作为标准的 GPIO 使用。

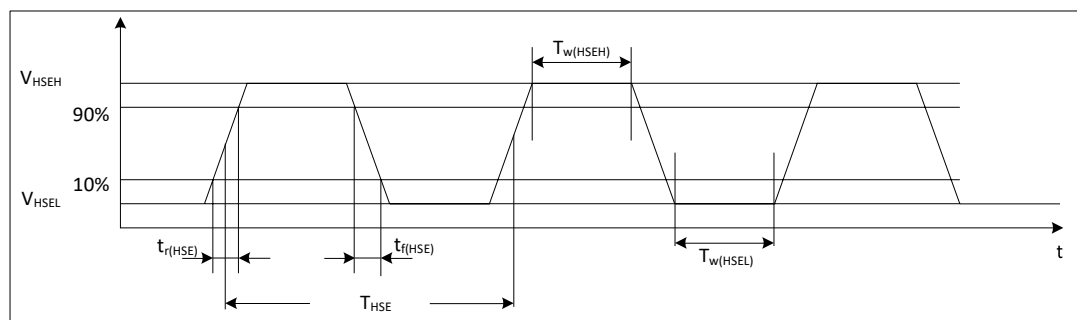


图5-1外部高速时钟时序图



表5-11外部高速时钟特性

符号	参数 ⁽¹⁾	最小值	典型值	最大值	单位
F _{HSE_EXT}	用户外部时钟频率	0	8	32	MHz
V _{HSEH}	输入引脚高电平电压	0.7 V _{CC}		V _{CC}	V
V _{HSEL}	输入引脚低电平电压	V _{SS}		0.3 V _{CC}	
t _{w(HSEH)} t _{w(HSEL)}	输入高或低的时间	15			ns
t _{r(HSE)} t _{f(HSE)}	输入上升/下降的时间	-		20	ns

(1) 由设计保证，不在生产中测试。

5.3.6.2. 外部高速晶体

可以通过外接4~32 MHz的晶体/陶瓷谐振器。在应用中，晶体和负载电容应该尽可能靠近管脚，这样可以使输出变形和启动稳定时间最小化。

表 5-12 外部高速晶体特性

符号	参数	条件 ⁽¹⁾	最小值 ⁽²⁾	典型值	最大值 ⁽²⁾	单位
F _{OSC_IN}	振荡频率	-	4		32	MHz
IDD ⁽⁴⁾	HSE功耗	During startup			5.5	mA
		V _{CC} =3 V, R _m =30 Ω, CL=10		0.58		
		V _{CC} =3 V, R _m =45 Ω, CL=10 DF@8 MHz		0.59		
		V _{CC} =3 V, R _m =30 Ω, CL=5 pF@8 MHz		0.89		
		V _{CC} =3 V, R _m =30 Ω, CEO=10		1.10		
t _{SU(HSE)} ⁽³⁾⁽⁴⁾	启动时间	pF@32 MHz fosc_IN=32 MHz		3		ms
		fosc_IN=4 MHz		15		ms

(1) 晶体/陶瓷谐振器特性基于制造商给出的数据手册。

(2) 由设计保证，不在生产中测试。

(3) t_{SU(HSE)}是从启用（通过软件）到时钟振荡达到稳定的启动时间，针对标准晶体/谐振器测量的，不同晶体/谐振器可能会有很大差异。

(4) 数据基于考核结果，不在生产中测试。



5.3.7. 内部高频时钟源HSI特性

表 5-13 内部高频时钟源特性

符号	参数	条件		最小值	典型值	最大值	单位
F _{HSI} ⁽³⁾	HSI 频率	TA=25°C,VCC=3.3 V	校准前	23.28 ⁽²⁾	24	24.72 ⁽²⁾	MHz
				21.46 ⁽²⁾	22.12	22.78 ⁽²⁾	MHz
				15.52 ⁽²⁾	16	16.48 ⁽²⁾	MHz
				7.76 ⁽²⁾	8	8.24 ⁽²⁾	MHz
				3.88 ⁽²⁾	4	4.12 ⁽²⁾	MHz
			校准后	23.83 ⁽²⁾	24	24.17 ⁽²⁾	MHz
				21.97 ⁽²⁾	22.12	22.27 ⁽²⁾	MHz
				15.89 ⁽²⁾	16	16.11 ⁽²⁾	MHz
				7.94 ⁽²⁾	8	8.06 ⁽²⁾	MHz
				3.97 ⁽²⁾	4	4.03 ⁽²⁾	MHz
ΔTemp(HSI)	HSI 频率 温度 漂移	VCC=1.7 V~5.5 V, T _J =0 °C~85°C	校准前	- 4 ⁽²⁾		4 ⁽²⁾	%
				- 6 ⁽²⁾		4 ⁽²⁾	%
		VCC=1.7 V~5.5 V, T _J =0 °C~85°C	校准后	- 2 ⁽²⁾		2 ⁽²⁾	%
				- 4 ⁽²⁾		2 ⁽²⁾	%
f _{TRIM} ⁽¹⁾	HSI 微调 精度			0.1			%
D _{HSI} ⁽¹⁾	占空 比			45 ⁽¹⁾		55 ⁽¹⁾	%
t _{stab(HSI)}	HSI 稳定 时间				2	4 ⁽¹⁾	us
I _{DD(HSI)} ⁽²⁾	HSI 功耗		4 MHz		100		uA
			8 MHz		105		uA
			16 MHz		150		uA
			22.12 MHz, 24 MHz		180		uA



- (1) 由设计保证，不在生产中测试。
- (2) 数据基于考核结果，不在生产中测试。
- (3) HSI频率经过校准后，精度可以保证在±7 %。

5.3.8. 内部低频时钟源LSI特性

表 5-14 内部低频时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{LSI}	LSI频率	$T_A=25^{\circ}C, VCC=3.3 V$	-1		+1	%
$\Delta_{Temp(LSI)}$	LSI频率温度漂移	$VCC=1.6V\sim 5.5V, T_J=0^{\circ}C \sim 70^{\circ}C$	-10		10 ⁽²⁾	%
		$VCC=L6V\sim 5.5V, T_J=40^{\circ}C \sim 85^{\circ}C$	-20		20 ⁽²⁾	%
$f_{TRIM}^{(1)}$	LSI微调精度			0.2		%
$t_{stab(LSI)}^{(1)}$	LSI稳定时间			150		us
$I_{DD(LSI)}^{(1)}$	LSI功耗			210		nA

- (1) 由设计保证，不在生产中测试。
- (2) 数据基于考核结果，不在生产中测试。

5.3.9. 存储器特性

表 5-15 存储器特性

符号	参数	条件	典型值	最大值(1)	单位
t_{prog}	Page program	-	1.0	1.5	ms
t_{ERASE}	Page/sector/mass erase	-	3.0	4.5	ms
I_{DD}	Page programe	-	2.1	2.9	mA
	Page/sector/mass erase	-	2.1	2.9	mA

- (1) 由设计保证，不在生产中测试。



表 5-16 存储器擦写次数和数据保持

符号	参数	条件	最小值	单位
N_{END}	擦写次数	$T_A = -40\sim 85^{\circ}C$	100	kcycle
t_{RET}	数据保持期限	10 kcycle $T_A = 55^{\circ}C$	20	Year

(1) 数据基于考核结果，不在生产中测试。

5.3.10. EFT 特性

符号	参数	条件	等级	典型值	单位
EFT to IO		IEC61000-4-4	B	2	KV
EFT to Power		IEC61000-4-4	B	4	KV

5.3.11. ESD&LU 特性

表 5-17 ESD & LU 特性

符号	参数	条件	典型值	单位
$V_{ESD(HBM)}$	静态放电电压 (人体模型)	ESDA/JEDECJS-001-2017	6	KV
$V_{ESD(CDM)}$	静态放电电压 (充电设备模型)	ESDA/JEDECJS-002-2018	1	KV
$V_{ESD(MM)}$	静态放电电压 (机器模型)	JESD22-A115C	200	V
LU	静态 Latch-Up	JESD78E	200	mA

5.3.12. 端口特性

表5-18 IO 静态特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{IH}	输入高电平电压	$V_{CC}=1.7\ V\sim 5.5\ V$	0.7 VCC			V
V_{IL}	输入低电平电压	$V_{CC}=1.7\ V\sim 5.5\ V$			0.3 VCC	V
V_{hys}	斯密特迟滞电压			200		mV
I_{Lkg}	输入漏电流				1	uA
R_{PU}	上拉电阻		30	50	70	K
R_{PD}	下拉电阻		30	50	70	K



$C_{IO}^{(1)}$	引脚电容			5		PF
----------------	------	--	--	---	--	----

(1) 由设计保证，不在生产中测试。

表5-19输出电压特性

符号	参数 ⁽¹⁾	条件	最小值	最大值	单位
V_{OL}	LCOM IO输出低电平	$I_{OL} = 8 \text{ mA}, V_{CC} \geq 2.7 \text{ V}$	-	0.4	V
V_{OL}		$I_{OL} = 4 \text{ mA}, V_{CC} = 1.8 \text{ V}$	-	0.5	V
V_{QH}	LCOM IO输出高电平	$I_{OH} = 8 \text{ mA}, V_{CC} > 2.7 \text{ V}$	$V_{CC} - 0.4$	-	V
V_{QH}		$I_{OH} = 4 \text{ mA}, V_{CC} = 1.8 \text{ V}$	$V_{CC} - 0.5$	-	V

(1) IO类型可参考引脚定义的术语和符号

5.3.13. NRST引脚特性

表5-20 NRST管脚特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{IH}	输入高电平电压	$V_{CC} = 1.7\text{V} \sim 5.5 \text{ V}$	$0.7V_{CC}$			V
V_{IL}	输入低电平电压	$V_{CC} = 1.7\text{V} \sim 5.5 \text{ V}$			$0.2 V_{CC}$	V
$V_{hys}^{(1)}$	斯密特迟滞电压			300		mV
I_{lk}	输入漏电流				1	uA
$R_{PU}^{(1)}$	上拉电阻		30	50	70	K
$R_{PD}^{(1)}$	下拉电阻		30	50	70	K
CIO	引脚电容			5		pF

(1) 由设计保证，不在生产中测试

5.3.14. ADC 特性

表5-21 ADC特性

符号	参数	条件	最小值	典型值	最大值	单位
I_{DD}	功耗	@0.75MSPS		1.0		mA
$G_{IN}^{(1)}$	内部采样和保持电容			5		pF
F_{ADC}	转换时钟频率	$V_{CC} = 1.7 \sim 2.3 \text{ V}$		4	$6^{(2)}$	MHz
		$V_{CC} = 2.3 \sim 5.5 \text{ V}$		8	$12^{(2)}$	MHz
$T_{samp}^{(1)}$		$V_{CC} = 1.7 \sim 2.3 \text{ V}$	0.2			us
		$V_{CC} = 2.3 \sim 5.5 \text{ V}$	0.1			us
$T_{conv}^{(1)}$				$12 * T_{clk}$		



Teoc ⁽¹⁾			0.5*Tclk		
DNL ⁽²⁾			±2		LSB
INL ⁽²⁾			±3		LSB
Offset ⁽²⁾			±2		LSB

- (1) 由设计保证，不在生产中测试。
- (2) 数据基于考核结果，不在生产中测试。

5.3.15. 比较器特性

表 5-22 比较器特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位	
VIN	Input voltage range		0		VCC	V	
VBG	Scale input voltage		VREFINT			V	
VSC	Scaler offset voltage			±5	±10	mV	
IDD(SCALER)	Scaler static consumption			0.8	1	uA	
tSTART_SCALER	Scaler startup time			100	200	us	
tSTART	Startup time to reach propagation delay specification	High-speed mode			5	us	
		Medium-speed mode			15		
tD	Propagation delay	200mV step; 100mV overdrive	High-speed mode	40	70	ns	
			Medium-speed mode	0.9	2.3	us	
		>200mV step; 100mV overdrive	High-speed mode			85	ns
			Medium-speed mode			3.4	us
Voffset	Offset error		±5		mV		
Vhys	hysteresis	No hysteresis		0		mV	
		With hysteresis		20			



IDD	consumption	Medium-speed	Static		5		uA
-----	-------------	--------------	--------	--	---	--	----

符号	参数	条件		最小值	典型值	最大值	单位
		mode; No deglitcher	with 50kHz and $\pm 100\text{mv}$ overdrive square signal		6		uA
		Medium-Speed mode; With deglitcher	Static		7		uA
			with 50kHz and $\pm 100\text{mv}$ overdrive square signal		8		uA
		Highspeed with mode; No deglitcher	Static		250		uA
			with 50kHz and $\pm 100\text{mv}$ overdrive square signal		250		uA

(1) 由设计保证，不在生产中测试。

5.3.16. 温度传感器特性

表 5-23 温度传感器特性

符号	参数	最小值	典型值	最大值	单位
$T_L^{(1)}$	VTS Linearity with temperature		± 1	± 2	$^{\circ}\text{C}$
Avg_Slope ⁽¹⁾	Average slope	2.3	2.5	2.7	MV/ $^{\circ}\text{C}$
V_{30}	Voltage at 30 $^{\circ}\text{C}$ ($\pm 5^{\circ}\text{C}$)	0.742	0.76	0.785	V
$t_{\text{START}}^{(1)}$	Start-up time entering in continuous mode		70	120	us
$T_s_{\text{temp}}^{(1)}$	ADC sampling time when reading the temperature	9			us

(1) 由设计保证，不在生产中测试。

(2) 数据基于考核结果，不在生产中测试。

5.3.17. 内置参考电压特性



表 5-24 内置参考电压 4

符号	参数	最小值	典型值	最大值	单位
VREFINT	Internal reference voltage	1.17	L2	1.23	V
T _{start_vrefint}	Start time of internal reference voltage		10	15	us
T _{coeff}	Temperature coefficient			100 ⁽¹⁾	ppm/°C
I _{vcc}	Current consumption from VCC		12	20	uA

(1) 由设计保证，不在生产中测试

5.3.18. 定时器特性

表5-25定时器特性

符号	参数	条件	最小值	最大值	单位
t _{res(TIM)}	Timer resolution time	-	1		t _{TI} MXCLK
		fnMxCLK = 32MHz	20.833		ns
f _{EXT}	Timer external clock frequency on CHI to CH4	-		f _{IMxCLK} /2	MHz
		fnMxCLK = 32 MHz		24	
ReS _{TIM}	Timer resolution	TIM1/3/14/16/17		16	Bit
t _{COUNTER}	16-bit counter clock period		1	65536	t _{TIMxCLK}
		fnMxCLK - 32MHz	0.020833	1365	US

表5-26 LPTIM特性 (时钟选择LSI)

预分频	PRESC [2 : 0]	最小溢出值	最大溢出值	单位
/1	0	0.0305	1998.848	ms
/2	1	0.0610	3997.696	
/4	2	0.1221	8001.9456	
/8	3	0.2441	15997.3376	
/16	4	0.4883	32001.2288	
/32	5	0.9766	64002.4576	
/64	6	1.9531	127998.3616	
/128	7	3.9063	256003.2768	

表5-27 IWDG特性 (时钟选择LSI)



预分频	PR[2 : 0]	最小溢出值	最大溢出值	单位
/4	0	0.122	499.712	ms
/8	1	0.244	999.424	
/16	2	0.488	1998.848	
/32	3	0.976	3997.696	
/64	4	1.952	7995.392	
/128	5	3.904	15990.784	
/256	6 or 7	7.808	31981.568	

表 5-28 WWDG特性(时钟选择32MHz PCLK)

预分频	WDGTB[1:0]	最小溢出值	最大溢出值	单位
1*4096	0	0.085	5.461	ms
2*4096	1	0.171	10.923	
4*4096	2	0.341	21.845	
8*4096	3	0.683	43.691	

5.3.19. 通讯口特性

5.3.19.1. I2C总线接口特性

I2C接口满足 I2C-bus specification and user manual 的要求：

- Standard-mode(Sm) : 100kbit/s
- Fast-mode(Fm): 400kbit/s

时序由设计保证，前提是I2C外设被正确的配置，并且I2C CLK频率大于下表要求的最小值。

表 5-29 最小I2C CLK频率

符号	参数	条件	取小值	单位
f _{I2CCLK(min)}	Minimum I2CCLK frequency	Standard-mode	2	MHz
		Fast-mode	9	

I2C SDA和SCL管脚具有模拟滤波功能，参见下表。

表 5-30 I2C滤波器特性

符号	参数	最小值	最大值	单位
----	----	-----	-----	----



t_{AF}	Limiting duration of spikes suppressed by the filter (Spikers shorter than the limiting duration are suppressed)	50	260	ns
----------	--	----	-----	----

5.3.19.2. 串行外设接口 SPI 特性

表5-31 SPI特性

符号	参数	条件	最小值	最大值	单位
F_{SCK} $1/t_{c(SCK)}$	SPI clock frequency	Master mode	-	12	MHz
		Slave mode	-	12	
$t_{r(SCK)}$ $t_{f(SCK)}$	SPI clock rise and fall time	Capacitive load: C = 15 pF	-	6	ns
$t_{su(NSS)}$	NSS setup time	Slave mode	4Tpclk	-	ns
$t_{h(NSS)}$	NSS hold time	Slave mode	2Tpclk + 10	-	ns
$t_{w(SCKH)}$ $t_{w(SCKL)}$	SCK high and Low time	Master mode, fPCLK = 36 MHz, presc = 4	Tpclk*2 - 2	Tpclk*2 + 1	ns
$t_{su(MI)}$ $t_{su(SI)}$	Data input setup time	Master mode, fPCLK = 48 MHz, presc = 4	Tpclk+5 ⁽¹⁾	-	ns
		Slave mode, fPCLK = 48 MHz, presc = 4	5	-	
$t_{h(MI)}$ $t_{h(SI)}$	Data input hold time	Master mode	5	-	ns
		Slave mode	Tpclk+5	-	
$t_{a(SO)}$	Data output access time	Slave mode, presc = 4	0	3Tpclk	ns
$t_{dis(SO)}$	Data output disable time	Slave mode	2Tpclk+5	4Tpclk+5	ns
$t_{v(SO)}$	Data output valid ime	Slave mode (after enable edge), presc = 4	0	1.5Tpclk ⁽²⁾	ns



$t_{v(MO)}$	Data output valid ime	Master mode (after enable edge)	-	6	ns
$t_{h(SO)}$	Data output hold time	Slave mode, presc = 4	$0^{(3)}$	-	ns
$t_{h(MO)}$		Master mode	2	-	
DuCy(SCK)	SPI slave input clock duty cycle	Slave mode	45	55	%

- (1) Master在接收沿的前产生1pclk接收控制信号。
- (2) slave基于SCK发送沿最大有IPCLK delay，考虑IO延时等，定义1.5PCLK。
- (3) 在Master发送的SCK占空比接收沿和发送沿之间宽的情况下，Slave在发送沿之前就更新数据。

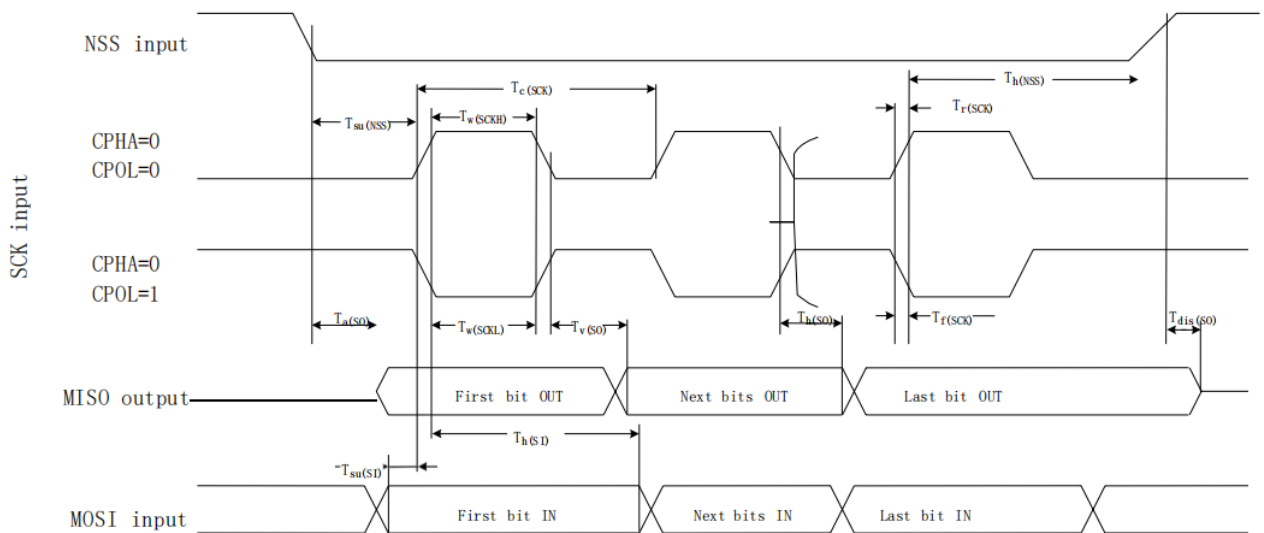


图 5-2 SPI时序图-slave mode and CPHA=0

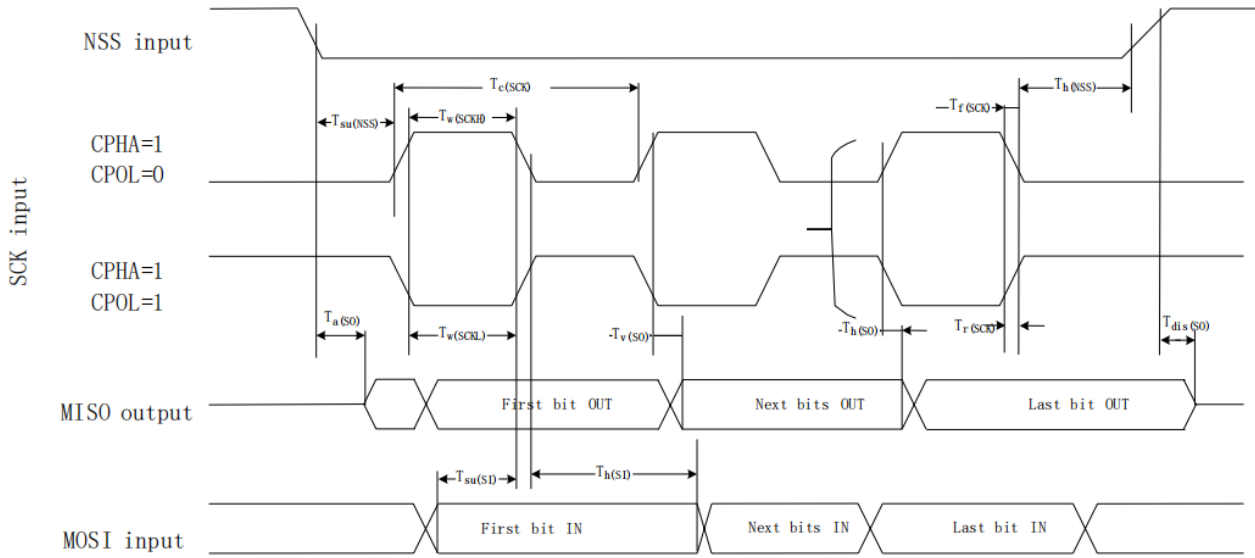


图 5-3 SPI时序图-slave mode and CPHA=1

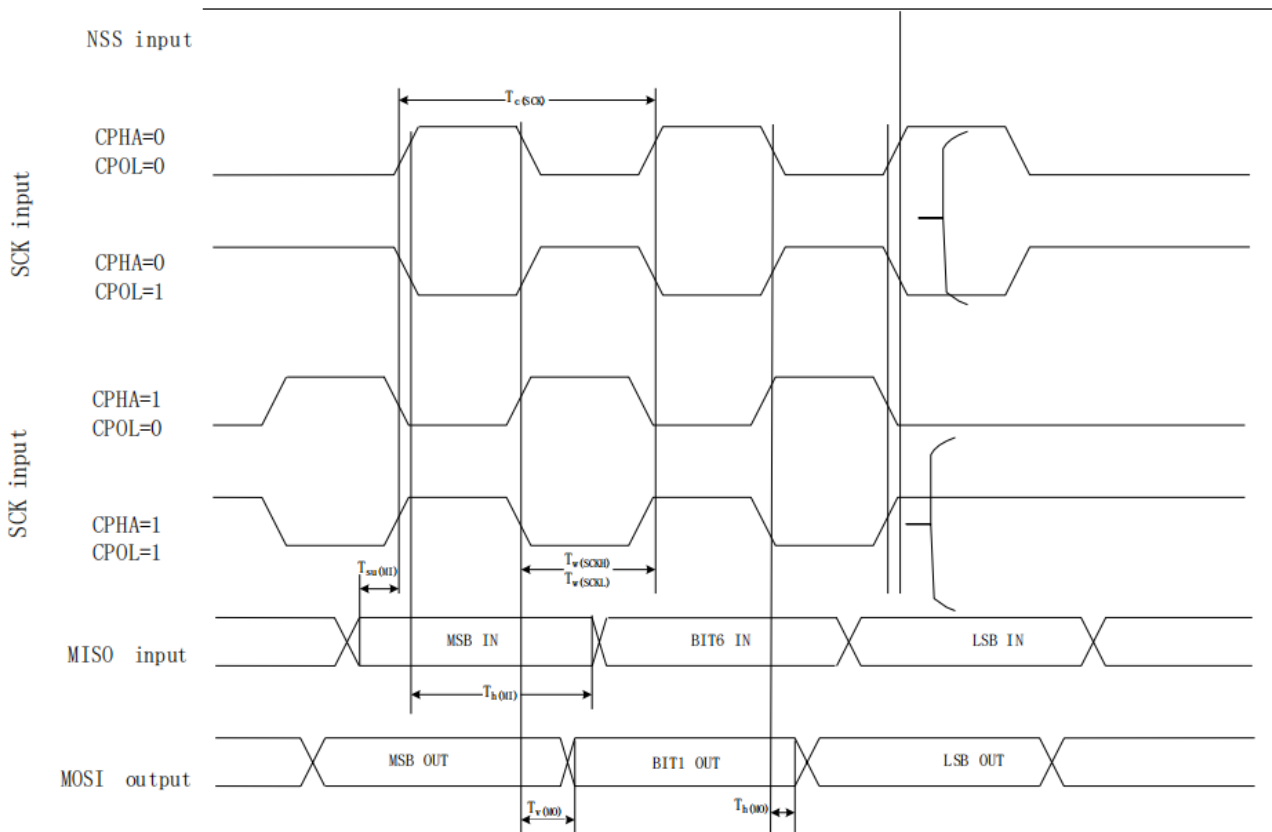
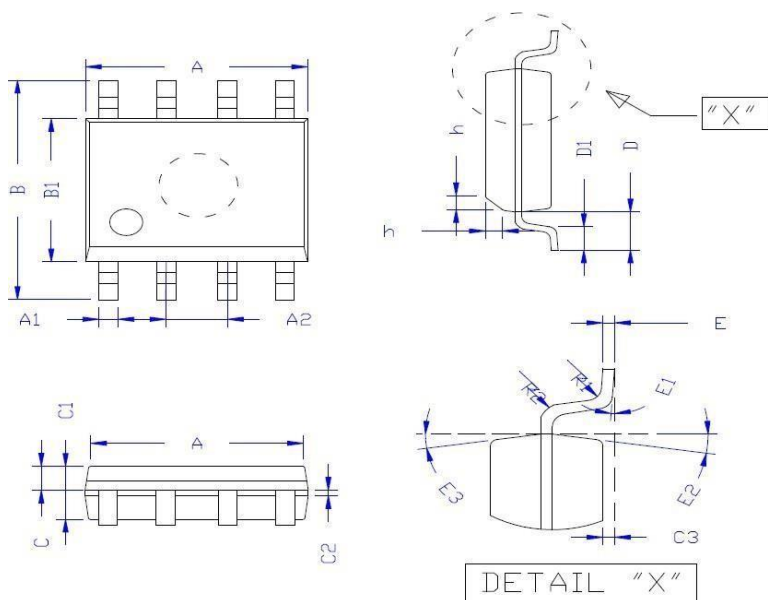


图 5-4 SPI 时序图-master mode



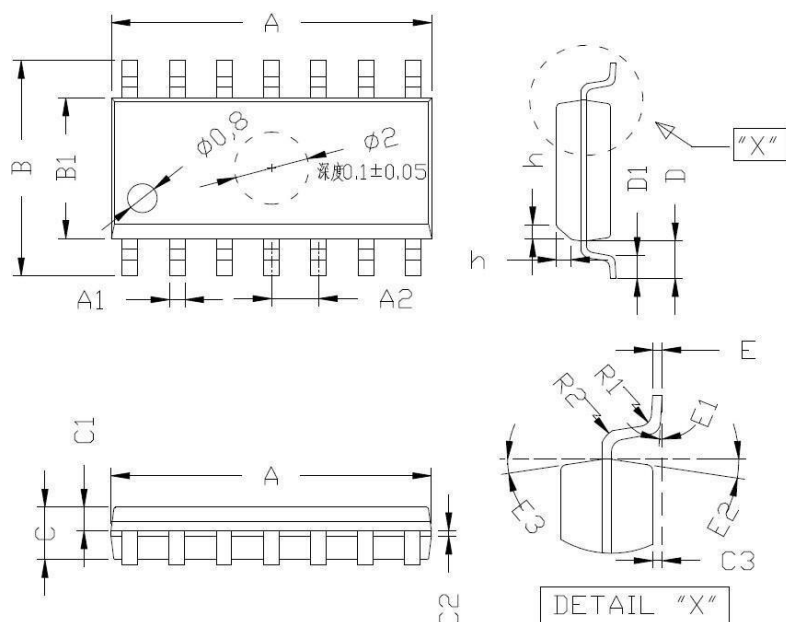
6. 封装信息

6.1. SOP8封装尺寸



标注	表示	MIN	NOM	MAN
A	总长	4.70	4.90	5.10
A1	脚宽	0.33	0.40	0.51
A2	脚间距	1.27TYP		
B	跨度	5.70	6.00	6.30
B1	胶体宽度	3.80	3.90	4.00
C	胶体厚度	1.35	1.45	1.50
C1	上胶体厚	0.55	0.60	0.65
C2		0.05	0.15	0.25
C3	站高	0.08	0.15	0.20
D	单边长	0.85	1.05	1.15
D1	脚长	0.40	0.65	0.85
E	脚厚	0.15	0.20	0.25
E1	脚角度	8°		
E2				
E3				
R1		0.07 TYP		
R2		0.07 TYP		
h		0.30	0.40	0.50

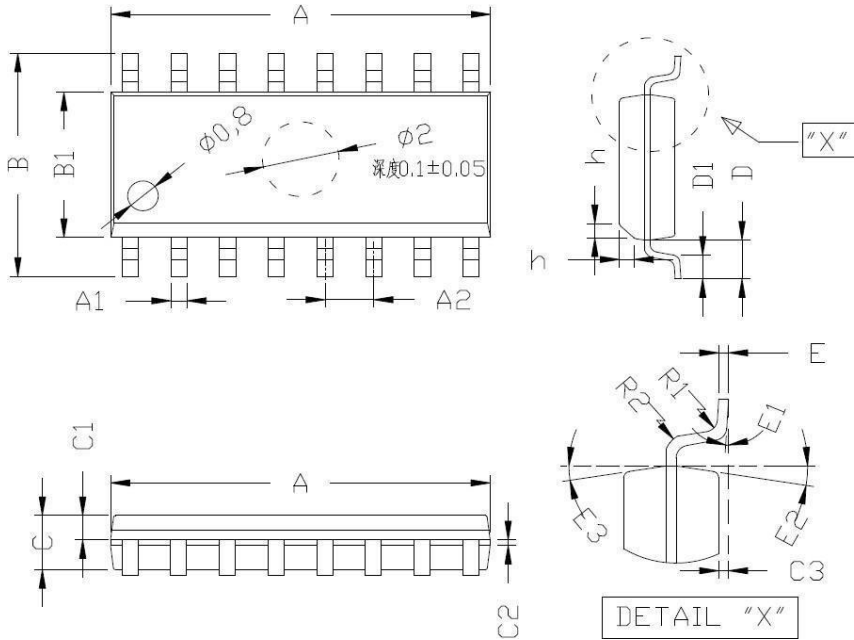
6.2. SOP14封装尺寸



标注	表示	MIN	NOM	MAN
A	总长	8.53	8.63	8.73
A1	脚宽	0.36	0.43	0.51
A2	脚间距	1.27 BSC		
B	跨度	5.80	6.00	6.20
B1	胶体宽度	3.80	3.90	4.00
C	胶体厚度	1.25	1.45	1.55
C1	上胶体厚	0.55	0.65	0.75
C2		0.19	0.20	0.21
C3	站高	0.10	0.15	0.20
D	单边长	1.04 REF		
D1	脚长	0.45	0.60	0.80
E	脚厚	0.25 BSC		
E1	脚角度	0°	4°	8°
E2		6°	8°	10°
E3		6°	8°	10°
R1		0.07 TYP		
R2		0.07 TYP		
h		0.30	0.40	0.50

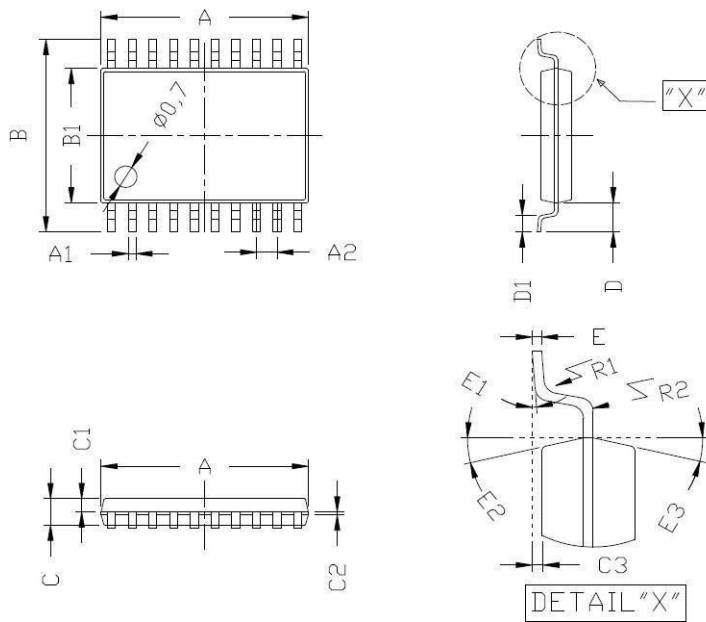


6.3. SOP16封装尺寸



标注	表示	MIN	NOM	MAX
A	总长	9.80	9.90	10.00
A1	脚宽	0.36	0.43	0.51
A2	脚间距	1.27 BSC		
B	跨度	5.80	6.00	6.20
B1	胶体宽度	3.80	3.90	4.00
C	胶体厚度	1.25	1.45	1.55
C1	上胶体厚	0.55	0.65	0.75
C2		0.19	0.20	0.21
C3	站高	0.10	0.15	0.20
D	单边长	1.04 REF		
D1	脚长	0.45	0.60	0.80
E	脚厚	0.25 BSC		
E1	脚角度	0°	4°	8°
E2		6°	8°	10°
E3		6°	8°	10°
R1		0.07 TYP		
R2		0.07 TYP		
h		0.30	0.40	0.50

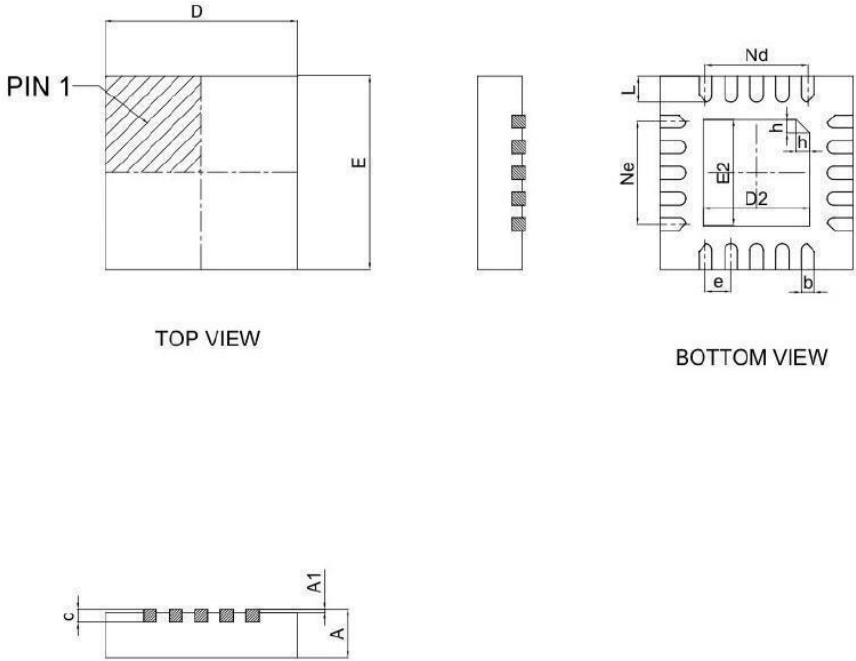
6.4. TSSOP20封装尺寸



标注	表示	MIN	NOM	MAX
A	总长	6.40	6.50	6.60
A1	脚宽	0.10	0.20	0.30
A2	脚间距	0.65 TYP		
B	跨度	6.30	6.40	6.50
B1	胶体宽度	4.30	4.40	4.50
C	胶体厚度	0.95	1.00	1.05
C1	上胶体厚	0.44 TYP		
C2		0.10	0.15	0.20
C3	站高	0.05	0.10	0.20
D	单边长	1.00 TYP		
D1	脚长	0.50	0.65	0.75
E	脚厚	0.14	0.15	0.16
E1	脚角度	0°	4°	8°
E2		12° TYP		
E3		12° TYP		
R1		0.15 TYP		
R2		0.15 TYP		

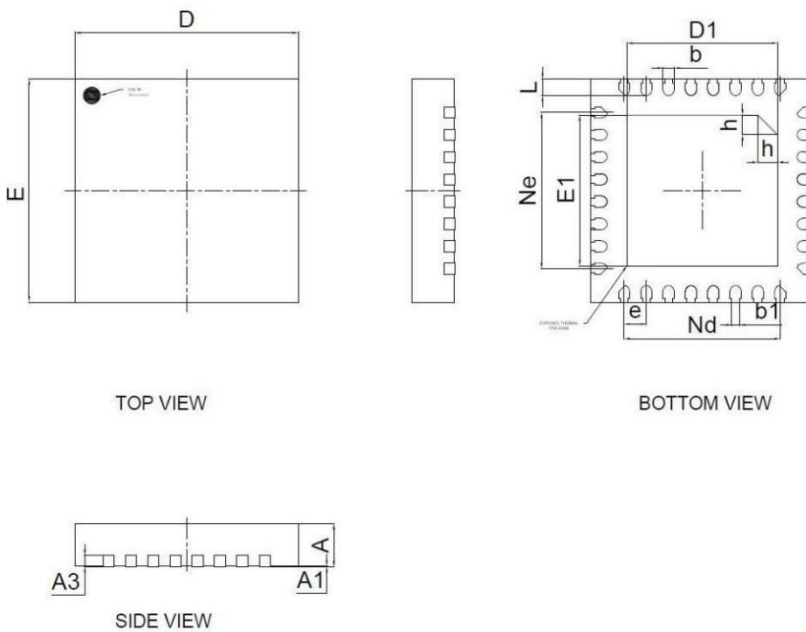


6.5. QFN20封装尺寸



COMMON DIMENSION & TOLERANCE			
SYMBOL	ALL DIMENSION IN MILLIMETERS		
	MINIMUM	MOMINAL	MAXIMUM
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
c	0.203REF		
b	0.18	0.20	0.25
D	2.90	3.00	3.10
E	2.90	3.00	3.10
D2	1.55	1.65	1.75
E2	1.55	1.65	1.75
Ne	1.60BSC		
Nd	1.60BSC		
e	0.40BSC		
L	0.350	0.400	0.450
h	0.200	0.250	0.300

6.6. QFN32封装尺寸



COMMON DIMENSION & TOLERANCE			
SYMBOL	ALL DIMENSION IN MILLIMETERS		
	MINIMUM	MOMINAL	MAXIMUM
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
b	0.15	0.20	0.25
b1	0.140REF		
c	0.18	0.20	0.25
D	3.90	4.00	4.10
D1	2.70	2.80	2.90
e	0.40BSC		
Ne	2.80BSC		
Nd	2.80BSC		
E	3.90	4.00	4.10
E1	2.70	2.80	2.90
L	0.25	0.30	0.35
h	0.30	0.35	0.40
LF载体尺寸	122X122		



7. 定货信息

型号	封装	最小包装
XL32F003S8	SOP8	管装/100PCS
XL32F003S14	SOP14	管装/50PCS
XL32F003S16	SOP16	管装/50PCS
XL32F003TS20	TSSOP20	管装/70PCS
XL32F003Q20	QFN20	Tape Reel/4K
XL32F003SS24	SSOP24	管装 /50PCS
XL32F003Q32	QFN32	Tape Reel/4K