

## 前言

这篇迁移指南旨在帮助您使用MH32F103A器件所支持的增强型功能

支持型号列表:

支持型号	MH32F103A <sub>xxxx</sub>
------	---------------------------

Xinling

## 目录

1. 快速替换 SXX32F103 芯片 .....	3
2. MH32F103A 功能增强 .....	3
2.1 PLL 高频配置 .....	3
2.2 GPIO 支持独立上下拉控制 .....	4
2.3 USB 内部可选 1.5K 上拉电阻 .....	4
2.4 USB 支持 PLL 时钟的 1/1.5/2/2.5/3/3.5/4/4.5 倍分频作为 USB 时钟..	5
2.5 支持多种 CRC 模式 .....	5
2.6 MCO 支持输出 PLL 2-16 分频输出 .....	6
历史版本 .....	7

MH32F103A系列微控制器基本兼容SXX32F103系列,同时强化许多功能,强化功能详述于本文档。

## 1. 快速替换 SXX32F103 芯片

- 步骤一：比对外设规格、Flash容量、SRAM容量等，解焊SXX32F103，换成MH32F103A对应型号
- 步骤二：使用ISP或KEIL, 下载SXX32F103 HEX文件或BIN文件。
- 步骤三：如果有需要，下载SXX32F103 HEX文件或BIN文件以外的资料或进行系统校正。
- 步骤四：查看程序能否正常运行。
- 步骤五：其他问题快速排查请参考移植手册。
- 步骤六：如果经过上述步骤后程序仍无法正常运行，请参考本文件其他章节，或连络代理商及MH支持人员协助解决。

## 2. MH32F103A 功能增强

### 2.1 PLL 高频配置

- 描述：MH32F103A 内置的 PLL 可输出 216MHz 时钟
- 使用范例：  
参考 MDK\ModuleDemo\RCC\RCC\_ClockConfig 工程

```

void RCC_ClkConfiguration(void)
{
    RCC_DeInit();

    RCC_HSEConfig(RCC_HSE_ON);
    while(RCC_GetFlagStatus(RCC_FLAG_HSERDY) == RESET);

    RCC_PLLCmd(DISABLE);
    MH_RCC_PLLConfig(RCC_PLLSource_HSE_Div1,RCC_PLLMul_27,1);

    RCC_PLLCmd(ENABLE);
    while(RCC_GetFlagStatus(RCC_FLAG_PLLRDY) == RESET);

    RCC_SYSCLKConfig(RCC_SYSCLKSource_PLLCLK);

    RCC_HCLKConfig(RCC_SYSCLK_Div1);
    RCC_PCLK1Config(RCC_HCLK_Div2);
    RCC_PCLK2Config(RCC_HCLK_Div1);

    RCC_LSICmd(ENABLE);
    while(RCC_GetFlagStatus(RCC_FLAG_LSIRDY) == RESET);
    RCC_HSICmd(ENABLE);
    while(RCC_GetFlagStatus(RCC_FLAG_HSIRDY) == RESET);
}

```

## 2.2 GPIO 支持独立上下拉控制

- 描述: MH32F103A 支持独立上下拉控制(40K), 当 IO 为复用功能时, 可代替外部电路电阻

Eg:

- (1) 使用 SDIO 模块时, D0-D3 和 CMD 可用内部上拉电阻
- (2) 使用 IIC 是, 当 IIC 速率小于等于 100K, 可用内部上拉电阻拉电阻

- 使用范例:

参考 MH32F103A\MDK\ModuleDemo\IIC\IIC\_IntTransmit

**//开启内部上拉功能**

```

GPIO_ForcePuPdCmd(GPIOB, ENABLE);
GPIO_ForcePullUpConfig(GPIOB,GPIO_Pin_6);
GPIO_ForcePullUpConfig(GPIOB,GPIO_Pin_7);

```

## 2.3 USB 内部可选 1.5K 上拉电阻

- 描述: USB 内部 DP 可选 1.5K 上拉电阻, 可替代外部电路上拉电阻;并且可以实现软件重枚举(不需要 PCB 外部加三极管控制)

- 使用范例:

参考 MH32F103A\MDK\ModuleDemo\USB

```

/*****
/*                               General registers                               */
*****/

/* Control register */
#define CNTR    ((__IO unsigned *) (RegBase + 0x40))
/* Interrupt status register */
#define ISTR    ((__IO unsigned *) (RegBase + 0x44))
/* Frame number register */
#define FNR     ((__IO unsigned *) (RegBase + 0x48))
/* Device address register */
#define DADDR   ((__IO unsigned *) (RegBase + 0x4C))
/* Buffer Table address register */
#define BTABLE  ((__IO unsigned *) (RegBase + 0x50))

#define DP_PUUP *((__IO unsigned *) (RegBase + 0x54))

```

开启上拉: `DP_PUUP = 1;`

## 2.4 USB 支持 PLL 时钟的 1/1.5/2/2.5/3/3.5/4/4.5 倍分频作为 USB 时钟

- 描述: 支持 PLL 时钟的 1/1.5/2/2.5/3/3.5/4/4.5 倍分频作为 USB 时钟

- 使用范例:

参考 MH32F103A\MDK\ModuleDemo\USB\Virtual\_COM\_Port

```

void Set_USBClock(void)
{
    RCC_USBCLKConfig(RCC_USBCLKSource_PLLCLK_4Div5);
    RCC_APB1PeriphClockCmd(RCC_APB1Periph_USB, ENABLE);
}

/** @defgroup USB_Device_clock_source
 *  @{
 */
#define RCC_USBCLKSource_PLLCLK_Div4      ((uint32_t)0x80C00000)
#define RCC_USBCLKSource_PLLCLK_4Div5    ((uint32_t)0x80800000)
#define RCC_USBCLKSource_PLLCLK_Div3     ((uint32_t)0x80400000)
#define RCC_USBCLKSource_PLLCLK_3Div5    ((uint32_t)0x80000000)
#define RCC_USBCLKSource_PLLCLK_Div2     ((uint32_t)0x00C00000)
#define RCC_USBCLKSource_PLLCLK_2Div5    ((uint32_t)0x00800000)
#define RCC_USBCLKSource_PLLCLK_Div1     ((uint32_t)0x00400000)
#define RCC_USBCLKSource_PLLCLK_1Div5    ((uint32_t)0x00000000)

```

## 2.5 支持多种 CRC 模式

- 描述: 支持多种 CRC 模式

可选择输入 Byte 大小端是否翻转、计算结果高低位是否翻转、计算结果是 0xFFFFFFFF

异或、CRC16/32、CRC16 多项式

- 使用范例：

参考 MH32F103A\MDK\ModuleDemo\CRC

```
CRC_ResultInfo CRCResult[10] =
{
    {"CRC_16_IBM Calc", CRC_16_IBM_RESULT},
    {"CRC_16_MAXIM Calc", CRC_16_MAXIM_RESULT},
    {"CRC_16_USB Calc", CRC_16_USB_RESULT},
    {"CRC_16_MODBUS Calc", CRC_16_MODBUS_RESULT},
    {"CRC_16_CCITT Calc", CRC_16_CCITT_RESULT},
    {"CRC_16_CCITT_FALSE Calc", CRC_16_CCITT_FALSE_RESULT},
    {"CRC_16_X25 Calc", CRC_16_X25_RESULT},
    {"CRC_16_XMODEM Calc", CRC_16_XMODEM_RESULT},
    {"CRC_32 Calc", CRC_32_RESULT},
    {"CRC_32_MPEG_2 Calc", CRC_32_MPEG_2_RESULT},
};
```

## 2.6 MCO 支持输出 PLL 2-16 分频输出

- 描述：MCO 支持输出 PLL 2-16 分频输出

- 使用范例：

参考 MH32F103A\MDK\ModuleDemo\MCO\MCO\_PllDiv

```
enum
{
    RCC_MCO_NoClock = 0x00,
    RCC_MCO_SYSCLK = 0x04,
    RCC_MCO_HSI,
    RCC_MCO_HSE,
    RCC_MCO_PLLCLK_Div2,
    RCC_MCO_PLLCLK_Div3,
    RCC_MCO_PLLCLK_Div4,
    RCC_MCO_PLLCLK_Div5,
    RCC_MCO_PLLCLK_Div6,
    RCC_MCO_PLLCLK_Div7,
    RCC_MCO_PLLCLK_Div8,
    RCC_MCO_PLLCLK_Div9,
    RCC_MCO_PLLCLK_Div10,
    RCC_MCO_PLLCLK_Div11,
    RCC_MCO_PLLCLK_Div12,
    RCC_MCO_PLLCLK_Div13,
    RCC_MCO_PLLCLK_Div14,
    RCC_MCO_PLLCLK_Div15,
    RCC_MCO_PLLCLK_Div16,
};
```

## 历史版本

日期	版本	变更
2021.10.13	1.00	最初版本

Xinling